

桃園創新技術學院教師專題研究計畫  
成果報告

\*\*\*\*\*

具微晶片結構發光二極體於高電壓應用時之電熱光  
特性耦合分析

\*\*\*\*\*

計畫編號：教專研 103P-026

計畫類別：個別型計畫

執行年度：103 年度

執行期間：103 年 1 月 1 日至 103 年 12 月 31 日

計畫主持人：胡凡勳

執行單位：機械工程系

中華民國一百零三年十二月三十一日

## 具微晶片結構發光二極體於高電壓應用時之電熱光特性耦合分析

胡凡勳

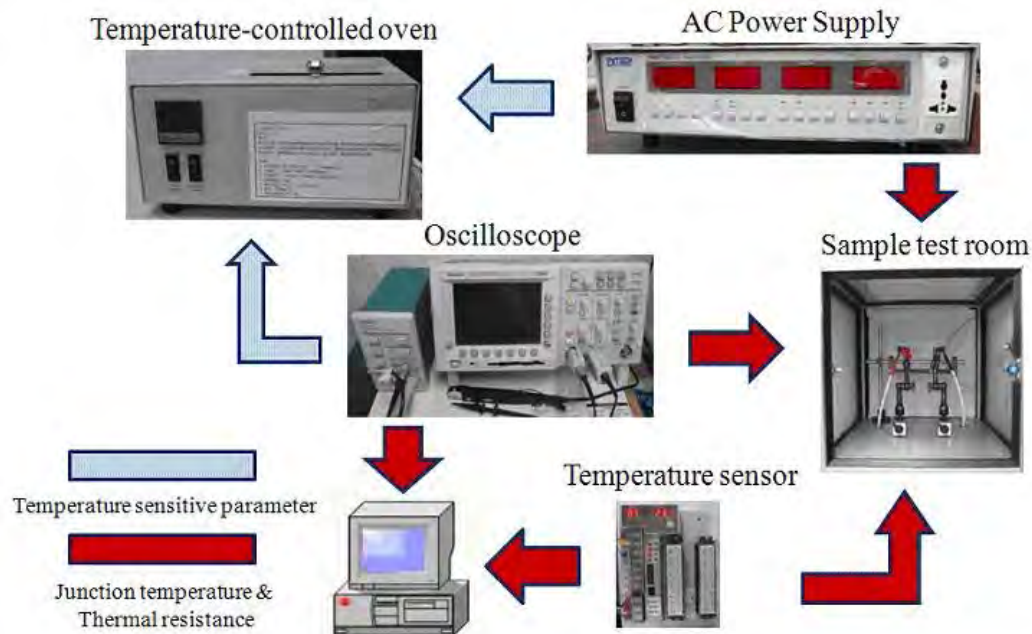
機械工程系

## 摘要

本研究於執行期間內建立完整直流、交流及高電壓 LED 晶片各項特性之非穩態數值模擬模型，包含電壓、電流分布、熱產生、溫度分布、光源分布、熱應力、缺陷產生等，並將上述特性中會互相影響之部分進行耦合分析。再根據所建立之電熱光耦合數值模型對各式 LED 進行使用壽命評估、電極優化設計與散熱機制建立。尤其近期產業界特別關注之高電壓 LED 驅動線性 IC 之開發與整合，亦將於本研究中進行。LED 的溫度對於晶片的各項電光特性皆有所影響，本研究建立三維非穩態的電熱光耦合數值模型方可對於交流驅動之新型 LED 晶片之電場、溫場與發光分布進行模擬及分析，並以此模型對 LED 晶片之新型電極設計提出方案。此外交流電發光二極體與高壓電發光二極體技術於近年日漸成熟並商品化，其發熱情形與傳統直流 LED 之穩定熱源有所差異，而對於此兩類 LED 之相關研究甚少提及其發熱情形與熱對電光特性之影響。本計畫利用前述 LED 晶片電光熱耦合模型模擬 LED 的溫度分布，並找出適當的 LED 晶片及電極設計與操作參數，且利用相關之實驗設備進行數值模型之驗證，以此加入非常重要的發光飽和特性，可對於各式 LED 晶片之最高輸入功率提出最佳之建議值。

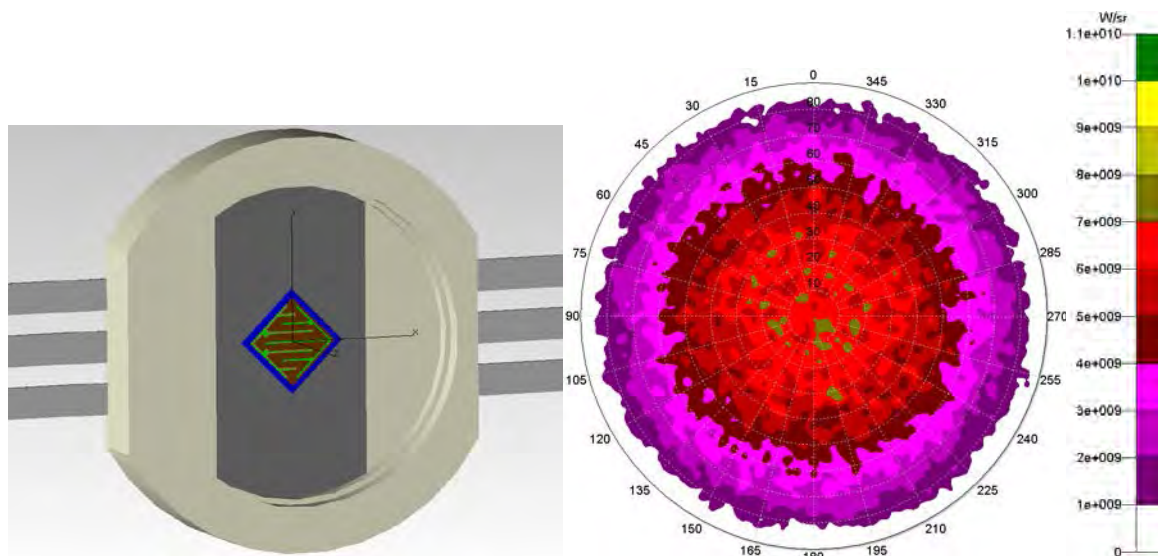
## 壹、緒論

目前在許多 LED 磊晶結構設計時主要的方式係以實驗方法進行試誤法來找尋較佳結構之尺寸，往往需消耗大量的時間、成本及研發人員的精神。本研究所開發出之數值方法可提供 LED 業界於磊晶結構設計時先行模擬之適當尺寸與相關參數，縮短其研發時程與降低成本。HV LED、AC LED 與傳統 DC LED 之差異，使其有更多議題需要加以探討。由於其輸入功率是隨時間交替變化，熱效應與 DC LED 的情形會完全不同，也因此 AC LED(HV LED)的接面溫度難以使用 K factor 理論來測量，因為其順向偏壓隨時間而迅速變化。除了已具備之實驗能力外(如圖一)，由於對 AC LED 及 HV LED 之熟悉，且已藉由數值模擬分析的便利性進行過其熱場情形的探討，並以此熱場模型對發熱情形進行分析，將可進一步將熱電耦合觀念，計算出其電流密度後搭配光學軟體進行光源分布的數值模擬。且藉由熱場中之溫度分布資料可以運算熱應力的影響，對於溫度隨輸入電流頻率急速變化的此兩種晶片而言應更顯重要。



圖一 本研究架設之 AC/HV LED 溫度量測設備

本研究在熱電耦合的有限元素分析上，除針對 LED 晶片各層中具有不同發熱機制的屬性進行計算，尤其活化層對於溫度的電特性更為敏感而需要將溫度計算結果回饋來修正其電特性，直到其熱電耦合之解皆達到收斂範圍。由於加入熱之模擬，將比單純對電特性之模擬時增加了變數，除了耦合關係式的開發外，耦合後熱場與電場之電腦程式的撰寫與電腦硬體的需求和運算時間的增加及收斂性皆將提高其困難度。由於本研究將前述耦合計算結果之電流密度強度作為光學模擬之輸入條件，再將光學數值模擬所得到之發光狀況回饋至 LED 晶片之熱電耦合模型，如此反覆疊代將可得到 LED 晶片中更精確之熱電光分布狀況。因加入 LED 晶片熱電光耦合計算結果，則此一穩態下所求出之 LED 熱場分布亦可提供未來 LED 封裝散熱模擬之依據，成為較合理且接近實際熱源之 LED 封裝分析；相關光學分析方式已利用光學軟體(TracePro)建立簡單模型及進行初步測試，如圖二所示。藉由晶片端的熱電耦合模型與光學軟體模擬成果之結合，可將相關數據應用於螢光粉分析及燈具設計等 LED 產業之後段研發，建立完整精確可應用於 LED device 設計之數值模型。目前大多數的研究皆係將輸入晶片之電能扣除發光所用去之能量（以積分球量測）作為晶片發散之熱能。如以這樣之晶片熱源作為 LED 封裝熱分析之計算條件使用則已足夠，但晶片內部因電極設計所造成熱的集中現象將會使晶片局部破壞而減低整體發光強度與壽命，且發光二極體中之電流亦會受到溫度之影響而產生變化。本研究計畫之相關數值模擬若可完整建立，將可使 LED 領域在學術研究與技術開發之便利性大幅提升。



圖二 利用光學軟體 TracePro 建立之高功率單晶片 LED 模型及初步模擬結果

## 貳、文獻探討

全世界各國政府針對能源短缺問題皆投注相當多的人力物力，注重環境保護的國家更是對全球暖化情況相當重視，「節能減碳」已成為全體人類共同努力的目標，對於現有能源的妥善運用以及新能源特別是再生能源的開發皆成為重要議題。我國的中央部會如經濟部、環保署等機關歷年來也投注許多經費與資源在此一課題，數度召開產業科技策略會議及能源相關會議，制定出三大能源發展的方向：「節約能源」、「再生能源」及「前瞻能源」，期望結合我國現有民間產業之優勢，帶動能源相關產業的發展，並達到環境永續經營之目的。因此，各種電器產品設計時皆必須考慮其運作時所消耗電能及效率等重要因素。目前電能約佔總能源使用量的一半，其中用於照明設備的電能約佔總電能的 1/5，所以現今耗用於照明的能源約佔能源總使用量的 10%。以現今技術觀之，照明設備在降低耗能之比例上將超越其他許多電器產品所能減少的部分，其中尤以近年來已積極跨入照明及背光領域的發光二極體 (Light-Emitting Diodes, LED) 科技與產業特別顯現出其發展的潛力。

從 1962 年紅光 LED 被發明開始，一直到 1990 年代前的發光二極體磊晶材料大都採用 AlGaInP 系列 [1]，受限於顏色(發光波長)與亮度等因素，其用途僅限於指示燈等產品，無法以混色光或激發螢光粉的方式調製出白光。而 AlInGaN 及 GaN 等具有對稱六方(hexagonal)晶系等纖維鋅礦結構(wurtzite structure)之 III-V 族半導體材料，屬於直接能隙(direct band-gap)半導體，相當適合作為發光元件的材料。藉由化合物參雜成分的多寡，

可調變出能隙從 6.5 eV 到 0.7 eV 的三元(ternary)或四元(quaternary)化合物半導體，其所對應之發光波長涵蓋近紫外光(near-UV)到紅外光(IR)波段範圍。日本學者 Nakamura 首先利用此一可任意調變所需發光波長的特點，使氮化鎵系列半導體材料被廣泛的運用在發光二極體與雷射二極體(Laser Diodes, LD)等光電元件上 [2]。初期由於氮化鎵晶體與成長基板的晶格常數不匹配，使得氮化鎵系列藍/綠光發光二極體的磊晶品質相較於砷化鎵(GaAs)系列紅/黃光發光二極體的磊晶品質相差甚遠。直到日本日亞(Nichia)公司成功地將氮化鎵藍/綠光發光二極體磊晶結構成長於藍寶石(sapphire,  $\text{Al}_2\text{O}_3$ )基板上，並且不斷的提升其發光效率，使得人類擁有全彩化之發光二極體的夢想得以實現。且其後碳化矽(6H-SiC)與鋁鎂尖晶石(spinel,  $\text{MgAl}_2\text{O}_4$ )基板，皆成功的應用在氮化鎵 LED 磊晶上，更提高藍光 LED 之品質。然而此突破不僅帶給顯示科技新的趨勢與方向，也使固態照明逐步取代現有傳統照明設備，漸漸展露出成為新照明光源的潛力。

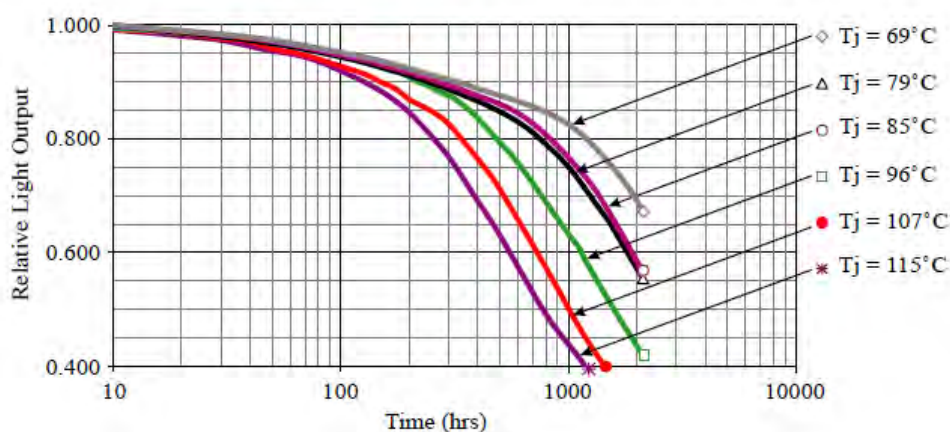
相較起以熱輻射發光之白熾燈或傳統日光燈，白熾燈之效率約為 10 lm/W，能源轉換效率大約只有 5%，螢光燈之效率為 80~100 lm/W，能源轉換效率大約只有三成左右，而 LED 在能量的利用效率上具有更高比例的能源轉換效率，且持續進步中，實為一具有極大應用潛能之新世代照明光源。同時，LED 更具有其他，如：耗電量少、耐震、無汞、安全性高、壽命長、輕巧、少廢棄物、色彩多樣性等。其中尤以節能與潔能的特性，更是符合當前世界潮流之省能利用與環保需求的發展趨勢；使得白光 LED 儼然成為未來照明市場中最耀眼的明星產業，也是世界各先進國家積極發展固態照明的重點之一。早期在交通號誌上，利用紅、黃、綠三色發光二極體代替傳統燈泡，可有效的省下電力與提高行車安全；在車用方面之第三煞車燈、車尾燈與面板燈源，皆已被發光二極體所取代，而車頭燈也已有部份車廠正式用於新款車輛上；近期在顯示科技領域，利用紅、綠、藍 LED 或白光 LED 作為背光源，可有效的縮小面板的體積與重量，也可以使得螢幕色彩飽和度提升至 120%以上。根據 2002 年美國 OIDA 的分析報告指出 [3]，至 2020 年白光 LED 的發光效率將可達到 200 lm/W 以上，如能全面取代日常生活中室內與戶外之照明器具，預估屆時將可節省 50%的照明電力與 10%的總電力，並減少 2 億噸  $\text{CO}_2$  的排放，及大量減少毒化物的使用，對地球環境的保護有著多重優點。拓璞產業研究所 2010 年 8 月發表報告指出，LED 燈泡成本到 2016 年時，可望從 2009 年的 25 美元降至 3.7 美元，降幅高達 85%，2017 年起將主導整個照明燈泡市場 [4]。而在 2012 年 8 月美國能源部(DOE)最新的固態照明研發製造 roadmap 報告中提到最新的資料顯示許多 LED 產業中的新技術已陸續成熟 [5]，例如 Philips Lumileds 公司將 LED device 直接成長於矽基板，可降低 60%的磊晶成本、提高 20%的波長均勻性(wavelength uniformity)，使得藍光 LED 的



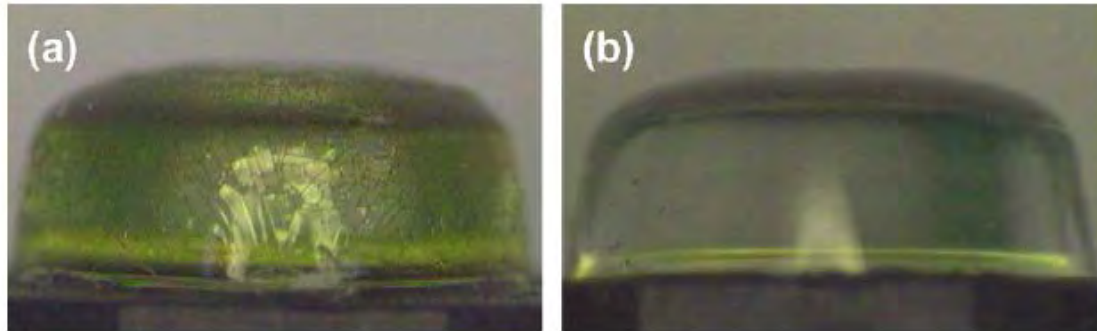
能源轉換效率(wall plug efficiency, WPE)達到 40%。報告中更預測 2020 年 LED 燈具的製造總成本將比 2011 年降低 85%，這將大大的提升 LED 在照明市場中的競爭力。在這場 LED 產業的競爭中，台灣本身有很好的上下游廠商結構與研發團隊，故政府將 LED 列為優先發展之能源產業。

現階段 LED 的發光效率，雖有公司發表可達 249 lm/W 的資料 [6]，但仍為實驗室等級之樣品。成熟可量產的高階產品約達 160 lm/W (Xlamp XM-L, Cree) [7]。顯見高功率 LED 的效率仍有進步之空間，尤其在散熱封裝及晶片設計等方向上的改良後，除了可使效率提高，亦可使 LED 晶片壽命延長。具備這些條件後，LED 燈具在商用及家用照明市場的普及程度也將隨之提升。而 LED 燈具如未能有效的散熱，將提高 p-n 接面及晶片整體之溫度，造成下列的影響：

- (a) 降低發光效率：圖三為 LED 晶片的發光效率對於 p-n 接面溫度的關係圖 [8]，可知 LED 晶片之發光效率受到其接面溫度的影響非常顯著。
- (b) LED 晶片的失效：高階 LED 晶片 p-n 接面所能承受極限溫度最大值為 185°C (LUXEON K2, Philips Lumileds) [9]，而一般設計工作溫度不超過 120°C，但 LED 的理想工作溫度約 60°C。
- (c) 造成中心波長的漂移：溫度越高，中心波長越往短波長移動，造成使用 LED 產品色彩變化之問題。
- (d) 壽命及光輸出的下降：壽命及光輸出隨著 p-n 接面溫度的增加而下降 [10]。
- (e) 封裝高分子材料劣化：LED 所使用的高分子材料，若長時間在高溫下，容易產生脆化及劣化的現象，如圖四[11]。



圖三 LED 發光效率與其晶片接面溫度關係圖

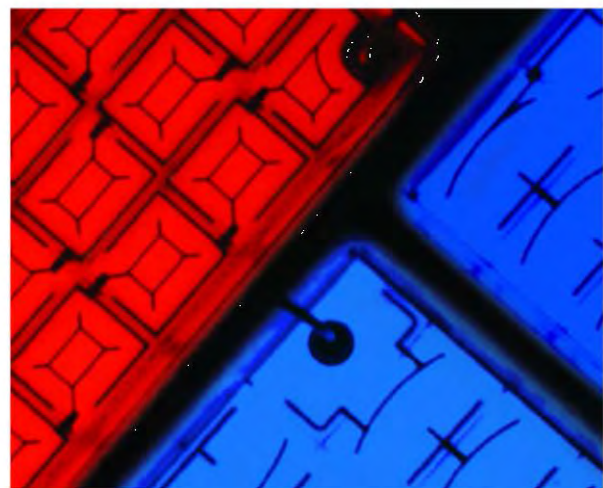


圖四 封裝高分子材料劣化圖

如前述DOE最新的固態照明研發製造roadmap報告 [5]中之相關數據指出，現今市售藍光LED的能源轉換效率(WPE)雖可達到40%，基於能量守恆的觀念，其餘電能仍將轉換成熱能。其中，大部分熱能主要是焦耳熱及非輻射複合所轉換來的，這是由於晶片在效率轉換的不完善，使得能量不是轉換成光而是以熱能的形式散失。近年來由於微晶片製程技術的純熟，交流電發光二極體(AC LED)及高電壓發光二極體(High Voltage Light Emitting Diode, HV LED)逐漸成為照明市場的主流產品，2012年DOE報告中特別列出此類產品之發展潛力，其中亦包含台灣晶元光電公司之產品，如圖五。



Cree MC-E Color

Epistar High Voltage R+B Chipset  
(prior to phosphor application)

圖五 微晶片製程生產之 LED array (右圖為台灣晶元光電產品) [5]

AC LED 製程技術早在 2005 年台灣工研院電光即開發成功，並順利技轉至福華電子公司進行商品化銷售，且持續研發各種新型 AC LED 晶片，如設計提高效率及晶片陣列發光比例，讓 LED 使用的電源不再受限於電池或交直流變壓器，而可直接以家用電源插座供應的 110V 交流電。此交流電發光二極體，可立即應用於工業及民生產品，尤其是家

用市場，如指示燈、霓虹燈乃至於照明設備。可以節省 30~40 % 的電力，另外因為沒有交流/直流轉換器，LED 燈具之體積將會更小。至於 AC LED 高電壓低電流導通的優點，也可擺脫霓虹燈及大樓外牆使用 DC LED 時，線路高損耗造成須依賴電源供應器接續的施工困擾及成本問題。此外，AC LED 能夠雙向導通，藍綠光 LED 不會出現靜電擊穿(ESD)問題，而微晶粒技術更可大幅提高發光效率。由於 AC LED 的功率因數提高與低電流控制，預期將成為未來一般照明、LCD 背光面板產業及車用照明產業另一項更實用化的新替代光源技術。

在 AC LED 的相關研究中，早期之文獻中常見的是關於聚合物 LED 的製程與特性量測進行探討 [12,13]，針對其聚合物結構與 AC 頻率高低對於發光特性(Luminance)及反應時間之影響以實驗數據加以分析。2002 年 Ao 等學者首度將 AC 觀念實現在藍光 LED 的 1.1 mm×1 mm 晶片上 [14]，成功開發出微晶片等級的 AC LED 陣列組。其將晶片分割成兩組各 20 個的小晶片(150 μm×120 μm)陣列，在 AC 的正負半週分別以 AC 72 V 點亮一組陣列，可以得到共計 40 mW 的光輸出功率，但該研究中並未針對不同的電源頻率影響進行分析探討。2007 年一種新式樣的 AC LED 晶片設計被 Yen 等學者所提出 [15]，其研究透過使用惠斯登電橋(Wheatstone Bridge)的電路設計構想，使得 AC LED 在不同的偏壓方向可以增加點亮的晶片數量(即發光百分比)進而提升 AC LED 的晶片效率。另外此學者於 2008 年又發表一款 AC LED 晶片設計 [16]，輸入 1W 的電功率於 AC 操作下可得到 388.1 mW 的光輸出功率，該晶片於 DC 操作下之光輸出功率僅有 312.8 mW。同時該晶片在 AC 操作下其光學分辨率(FWHM)也小於 DC 操作下的結果，故可顯示 AC LED 在一般照明領域中具有優於傳統 LED 之潛力。

新式的高功率發光二極體被開發出來做為在高功率的驅動下解決其產生的熱效應問題。2010 年，晶元光電開發出一種將多顆 LED 微晶粒透過串聯陣列的方式，組成一塊 1.1 mm×1.1 mm 的 GaN 晶片，發光效率可達 162 lm/W [17]。此種結構因為是多顆晶粒的串聯，故在驅動時必須施以高的電壓才能導通，也因此稱之為高電壓發光二極體。也可以依照不同的輸入電壓，決定不同串聯晶粒的數量。HV LED 不僅能將家用交流電源透過外接全波整流器來驅動，也可以利用直流電來驅動，應用的範圍相當的彈性。而高壓發光二極體的晶片的效率比一般在正負半週轉換的 AC LED 要高，因為 HV LED 高電壓的特性，使得在相同電功率輸入時，相對於傳統的 DC LED 晶片結構而言，可降低流過 HV LED 每塊微晶粒之電流，也因為 HV LED 小電流、多微晶粒的設計，可提高電流分布的均勻性。



在照明用途之發光二極體的開發上，許多研究主題分別在數個特定技術領域中被進行研究 [3,18]。這些主題主要包括：材料、電特性、光學特性、熱議題及應力。在熱的議題方面，LED 元件製造與封裝後的熱應力和 LED 使用時之熱管理是特別需要注意的。例如在 LED 製程中進行有效的熱補償 [19]及 LED 元件封裝後所能具有的高效率散熱能力是兩個重要的關鍵點。在 LED 封裝之技術中，良好的散熱方式能降低晶片的工作溫度並藉此提高 LED 元件的輸入功率及發光效率。因此許多 LED 之相關研究已著重在這個問題上 [20-27]。此外在 LED 晶片的相關研究中顯示，影響發光效率的因素包含有電、光及熱的效應。但卻僅有少數研究對於 LED 各磊晶層細部的電流分布與溫度分布進行較深入的討論及分析。

電流分布對於 LED 元件的性能和可靠度有重要的影響，其主要變因包含有 n 型和 p 型 GaN 層及透明導電膜阻抗和電極的圖案。Eliahevich 等學者指出可透過調整 n 型 GaN 層的導電率(conductivity)來得到均勻的電流分布 [28]。Guo 與 Schubert 則提出改善 LED 中 p 型 GaN 層導電率和 p 電極歐姆接觸之導電率，則在電極邊緣附近將明顯地發生電流壅塞(current crowding)現象 [29]。有些研究則是針對透明導電層的改善來得到更好的 LED 性能 [30,31]。Kim 和他的團隊已經證實在 LED 裡修改電極圖案可以顯著的改進電流的分布 [32-35]。Guo 等學者也提及指叉型(interdigitated mesh patterns)可得到更均勻的電流分布進而造成較佳的光輸出 [36]。有幾種其他方法可達到電流的均勻分布，例如製作具有凹表面的 n-GaN 和透明的傳導層結構以及加入隔離在磊晶層(epitaxial layer)和 p 電極之間的 SiO<sub>2</sub> 層作為電流阻擋層(CBL) [37-39]。

由二極體電流-電壓 (I-V) 特性方程式中可描述 p-n 接面的性能和串聯電阻。Chakaborty 等學者指出 LED 的性能部分受其元件本身串聯電阻所影響 [40]。串聯電阻包括接觸電阻(contact resistance)、擴散電阻(spreading resistance)和 LED 晶片各層的幾何(geometric)和材料(material)電阻。通常 LED 裡的串聯電阻分布與電流的均勻性有密切的關係。但是在電極和半導體層之間插入的電流阻擋層，具有引導電流的效果以得到更均勻的電流分布，卻因此產生更高的串聯電阻而可能導致輸出功率的降低 [38,39]。

有些研究指出垂直注入電流(vertical-injection)型的 GaN 系列發光二極體已在高功率照明用途方面展現其所具有之潛力。良好的電流擴散分布和卓越的散熱能力使垂直注入電流 LED 可以在高功率狀態下使用 [30,35,41,42]。垂直注入電流 LED 通常可以由光輸出的型態來推測其電流分布，且此電流分布受到電極的形式及晶片材料特性所影響。設計良好的電極圖案能導致更均勻的光輸出和更優良的電特性 [42]。為提升散熱能力，金屬基板(substrate)已經在相關文獻中被用來改善垂直注入電流 LED 的性能 [41]。在側向

注入電流型(lateral-injection) LED 的電流擴散效果也可藉由這種電極圖案的改良而得到改善 [32,36,38,39,43-47]。一些解析解的模型被提出以解釋電流分布的現象解釋且更可能由其中得到更好的 LED 元件的幾何結構。為了研究電極圖案對電壓降和光輸出功率的影響，很多不同電極圖案的 LED 被設計並製作以找尋出具有更好性能的 LED 元件。然而這樣的程序相當耗費成本且費時。有些相關的文獻已建構三維數值模型的方法來計算 LED 晶片中的電壓和電流，並且藉由其分析可知，側向形式的 LED 中，在 p-GaN 與發光層中的電流流向是垂直的，而電流擴散層與 n-GaN 層中的電流流向是水平的。因此，發光層中的電流會集中在 p 電極或 n 電極端，主要決定於電流擴散層與 n-GaN 層的阻值匹配的效果。同時，發光層中的電流分布也會明顯影響 LED 晶片之效率及起始電壓值。其藉由 side-view 形式 LED 之適當 p 極及 n 極的電極佈置，可以得到約有 13% 的改善。並且可知此 LED 型式之 p 電極圖形的改變對於電流分布及壓降的改善會比 n 電極圖形的改變有較大的影響。Hwang 等學者 [47] 亦已發展三維電路模型來研究電流分布的效應。

大多數的文獻主要研究關於有效出光面積和電流壅塞的問題。它們當中有些提及熱效應對 LED 性能及電流分布的影響 [32,35,39,41,42,47]。Kim 等學者為了解釋他們的實驗中，小電極面積的情形下出現的光輸出飽和現象，推測因為元件電阻受熱效應影響而升高導致光輸出功率下降 [35]。類似關於熱效應對光輸出功率的影響之論點也在其他文獻中被提及 [41,42,47]；熱效應也會降低 LED 的壽命，並且降低 contact 和接面的跨壓。此外，熱會引起界面溫度的增加，發光功效減少，色度點向藍光偏移，演色性減少及色溫增加 [48,49]。因此，較高的光輸出功率和較低的發熱量皆為 LED 晶片電極圖案設計的重點。透過非輻射複合效應所生成的熱與焦耳熱(Joule heating)是高功率 LED 晶片中兩個主要的熱源；在低輸入電流的情形下，主要的熱源是活化層的非輻射複合；而在高輸入電流時，焦耳熱的貢獻則相對變得越來越重要 [50]。但是，LED 晶片的尺寸是如此微小，在每個磊晶層裡的溫度分布很難被測量。時至今日，測量晶片溫度的大多數方法也只能用來量得晶片活化層的平均溫度 [50,51]。LED 晶片中的熱特性是很難以被觀察的。焦耳熱可以透過已知電流分布和元件的電阻值而被計算。但是實際上在 LED 晶片中各磊晶層的局部電流密度也難以被測量到。最近，Bogdanov 等學者 [52] 提出一個數值模型來模擬一種傳統的側向注入電流 LED 以及一個指叉狀陣列 LED (interdigitated mu ltipixel array, IMPA)，並且把數值模擬結果與他們的實驗進行比較。根據他們的綜合研究結果，IMPAL ED 成功地避免了電流壅塞的影響並且提供一相當低的活化層發熱量。因此，以不接近電流飽和之假設情形下，LED 的電和熱特性受到活化層裡的電流分布所影響，這需要在未來的研究中作更清楚的檢驗。

LED 各磊晶層間及磊晶層與基板間熱應力方面的研究大多數偏向以實驗方式做各項檢測及分析，探討其對電性、發光特性及晶片壽命之影響 [53,54]。由文獻中顯示當高溫(1000 °C 以上)之磊晶層冷卻回到室溫時熱應力將造成相當的影響，故對於殘留應力消除之方式可進行研究。而在 AC LED 使用時，由於晶片陣列處於快速點滅之狀況(例如：60Hz)，其晶片溫度之高低震盪模式與傳統 LED 晶片點亮後一段時間即保持固定溫度的情形大不相同，AC LED 操作中熱應力的效應亦尚須加以探討，並由此對其晶片壽命進行評估 [55-57]。

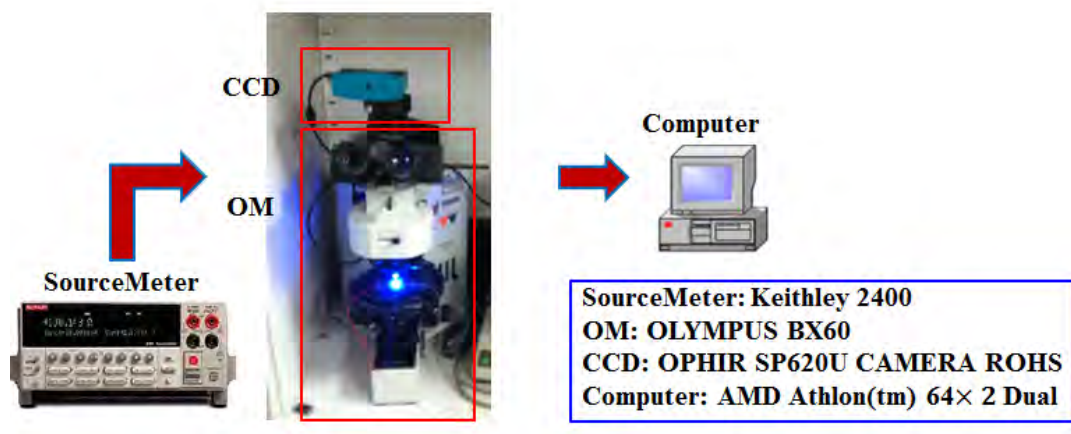
現階段的白光發光二極體製作方式有下列幾種 [58]：

- (1) 利用紅、綠、藍三色 LED 晶片調製：在 WL-LED 的發展當中，此為最早的製作方法。以紅+綠+藍三顆 LED，利用透鏡混合的方式進而產生白光。利用此方式的有演色性較佳以及可調變色溫之優點，但由於三種色光(波長)的 LED 有著不同的接面溫度以及驅動電壓外，也有著不同的光衰減效率，使得在發出白光的同時必須有效的將所有光線混合，因此提升設計的困難度和成本。
- (2) 利用紫外光發光二極體激發紅、綠、藍三色螢光粉(phosphor)調製：此種製作方式之原理是利用紫外光發光二極體(UV LED)所產生出來的光完全被 RGB 三色螢光粉吸收，混合此三色螢光粉激發的光，進而產生與方法(1)相似的白光，對照方法(1)的優勢在於可將元件縮小至單一晶片當中，較為便利。但具有高能量的紫外光會使得 LED 的封裝材料遭到破壞，造成晶片壽命的退化，降低外部量子效率。
- (3) 以藍光發光二極體晶片激發黃色螢光粉來調製：利用一個藍光 LED 和一個具互補性色彩的黃色螢光粉來產生白光，而這也為目前較常用來產生白光的技術。藍光的發光二極體多為 GaN 系列之材料，波長在 470 nm 左右。
- (4) 以藍、綠兩色發光二極體晶片激發紅色螢光粉來產生白光：此種製作方法與方法(3)皆會有演色性較差及螢光粉老化的問題產生，造成在混色當中會有顏色偏藍或偏黃的問題出現。
- (5) 利用藍、紅兩色磷光性聚合物調製白光高分子發光二極體 (Polymer Light-Emitting Diode, PLED)：此種白光 PLED 是利用藍色磷光性聚合物(BPP)以及紅色磷光性聚合物(RPP)做為結構的放射層，藉由控制 BPP 對 RPP 的濃度比例來調整放射之色彩，在顯示器背光源的使用上已被廣泛運用。此法的優點在於製程容易且成本低，但其操作電壓是 4~6 V，較一般 GaN 系列的 LED 來的高。

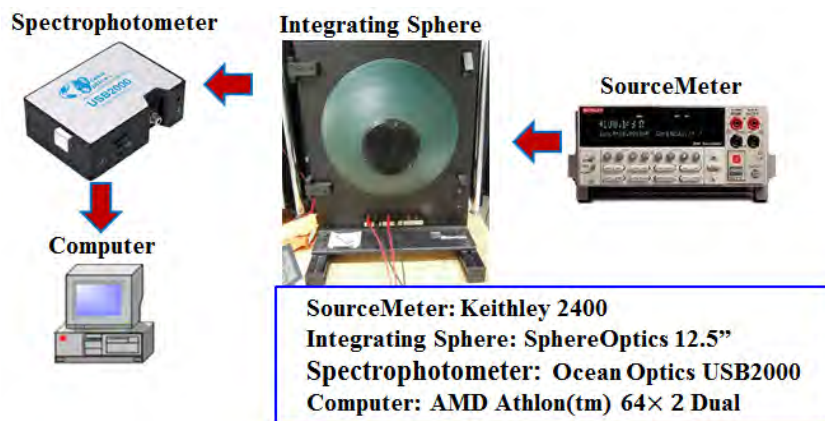
### 參、研究方法

本研究完整建立直流、交流及高電壓 LED 晶片各項特性之數值模擬模型，包含電壓、電流分布、熱產生、溫度分布、光型分布、螢光粉效應等，並將上述特性中會互相影響之特性進行耦合分析；其中 DC LED 晶片將分別針對垂直型及側向兩大類晶片結構進行研究。再根據所建立之數值模擬模型對 LED 進行使用壽命評估、電極優化設計與散熱機制建立。並與國立中央大學及民間 LED 晶片、封裝廠商合作進行實驗驗證。詳細方法分述如後：

本研究利用先前開發之非穩態三維熱電耦合數值模擬模型為基礎，利用有限元素法 COMSOL 軟體之優異多重物理耦合能力，建立 HV LED 晶片三維熱電耦合數值模擬模型為主，並依此模型提出新設計之電極。由於電極下方往往是電流密度分布最高的區域，但卻由於電極材料不透明而阻擋電極下方發光層之光線；利用光的繞射，預計可提高晶片之光萃取率。此模擬將同步針對 vertical 與 side-view LED 晶片進行模擬，且模擬出之電流密度分布將另行以 TracePro 光學軟體模擬光源分布結果，以比較不同電極條件(如：開孔與未開孔或指叉型等)之光萃取率差異；此電極設計亦將與合作學校或廠商搭配實驗驗證。同時對於 HV LED 晶片陣列及電極分布亦將依其材料物理性質與尺寸一併建立三維熱電耦合模型，以準確分析 HV LED 元件之接面溫度及內部熱阻。並藉已架構之 AC、HV LED 熱阻量測系統進行實驗(如圖一)、光強量測系統(如圖六)與積分球光譜儀(如圖七)進行實驗配合數值分析模型的應用，以降低 LED device 整體熱阻及接面溫度。針對幾何結構、電極分布及光輸出特性與螢光材料等因素加以探討，設計出白光 LED 晶片乃至封裝之較佳參數後，搭配實驗以驗證數值模型之準確度。



圖六 光強量測系統



圖七 積分球光譜儀

LED 晶片中之晶體結構缺陷將形成非輻射複合中心 [59]，而缺陷包含不期望的外部原子、原生性缺陷、差排及任何此三者之組合。當高電流注入或逆向偏壓施加於 LED 晶片時將會造成晶片中活化層或侷限層(cladding layer)有缺陷生成。此一缺陷產生機制若以數值模擬模型建立後亦將有助於壽命評估，尤其在 AC LED、HV LED 之晶片陣列條件下，極有機會因單一晶片失效後造成其他晶片之注入電流改變，且因為此兩類 LED 需承受電流反覆變化時之正負向偏壓，缺陷生成之機制將成為其效能之重要影響因素，操作中反覆升降溫度之熱應力效應亦將成為對壽命評估之主要考量，故本研究計畫於後期將以建立此機制之數值模擬模型為目標。

本研究進行數值模擬之物理條件及所需之重要數學式概述如下：

#### (1) p-n 接面理論

p 型半導體和 n 型半導體所形成的接面簡稱為 p-n 接面，p-n 接面對於 LED 而言為一重要之基礎。當 p 型半導體和 n 型半導體這兩種材料接合時，由於在接面上有很大的載子濃度梯度，所以會有載子擴散的情形發生。因為電子和電洞的擴散，會使得在接面的 n 側和 p 側分別形成具有正離子和負離子的電荷空乏區(depletion layer)或稱為空間電荷區(space charge region)。因為電荷空乏區的存在，所以會產生一個電場，其方向由正電荷區指向負電荷區，以阻止擴散電流不能無限制地增加。在電荷空乏區形成之內建電位勢(built-in potential)  $V_{bi}$  可以表示為：

$$V_{bi} = \frac{kT}{e} \ln \frac{N_A N_D}{n_i^2} \quad (1)$$

其中  $N_A$  和  $N_D$  分別是受體(acceptor)和施體(donor)之濃度， $n_i$  是半導體的本質載子濃度(intrinsic carrier concentration)， $k$  為波茲曼常數(Boltzmann constant)， $T$  為絕對溫度，而  $e$  為基本電荷。(1)式之推導可見於一般電子學 [60]或介紹發光二極體 [50]之書籍。內建電



位勢代表載子必須克服的障壁電位才能到達相反電性的區域。

在順向偏壓情形下，p 側半導體相對於 n 側半導體具有正的外加電壓，其電流可以自由流動。在順向偏壓的條件下，電子和電洞被注入到相反電性的區域而發生複合，因此發出一個光子。Sah、Noyce 和 Shockley 在 1960 年代提出一個理想二極體方程式以描述一個 p-n 接面二極體的電流-電壓特性曲線(I-V curve)。此一方程式因此被稱為 Shockley 方程式 [50,59]。如下式所示：

$$J_e = J_0 \left( \exp \frac{eV}{nkT} - 1 \right) \quad (2)$$

其中  $J_e$  為電流密度， $J_0$  為飽和電流密度， $n$  為二極體之理想因子(ideality factor)， $V$  為偏壓值。

## (2) 數值模擬之電場相關理論

根據電流守恆及能量守恆的兩大概念，連續方程式(equation of continuity)被應用來求解電場與溫度場。在穩態條件下，任何已知區域的電荷密度將保持為定值。當電荷會流動時，則須加入時間項與電流密度的關係來討論。由物理學的基本守恆定律得知在封閉系統裡的電荷的淨額是恆定的。因此若在某區域內之淨電荷隨時間而減少，則必有相同數量的電荷在一些其他區域出現。此一電荷的輸送現象形成一股電流。單位時間內穿過單位面積的表面之淨電荷數量被定義為電流密度向量  $\mathbf{J}$ ，單位為 A/cm<sup>2</sup>。因此流過一個封閉表面  $S$  的總電流可寫成

$$I = \oint_S \mathbf{J} \cdot d\mathbf{a} = \oint_S \mathbf{J} \cdot \mathbf{n} da \quad (3)$$

其中  $\mathbf{n}$  為與表面垂直之法向量， $\mathbf{a}$  為表面向量。一般定義正電流方向為正電荷向外流動的方向。

根據(3)式，若在封閉表面所流出的淨電荷量是向外的，則該表面所包含的體積內的總電荷數量就會減少。因此可得下列轉換式

$$\oint_S \mathbf{J} \cdot \mathbf{n} da = -\frac{de}{dt} = -\frac{d}{dt} \int_V \rho dV \quad (4)$$

其中  $\rho$  為單位體積內之電荷密度， $t$  為時間。

根據散度定理(divergence theorem)的推導可以得到電的連續方程式

$$\text{div} \mathbf{J} + \frac{\partial \rho}{\partial t} = 0 \quad (5)$$

結合高斯(Gauss)定律中電位勢的定義及連續方程式，可以推得到古典 Poisson 方程

式。在靜態條件下，電位勢(electrical potential) $\varphi$  被定義為

$$\mathbf{E} = -\nabla \varphi \quad (6)$$

其中  $\mathbf{E}$  為電場強度向量。再配合歐姆定律(Ohm's law)可得

$$\mathbf{J} = \sigma \mathbf{E} \quad (7)$$

其中  $\sigma$  是導電率。則最後可得到應用於本研究 LED 晶片統御域之電場連續方程式：

$$\nabla \cdot (\sigma \nabla \varphi) = 0 \quad (8)$$

除了在電流探針的接觸區域之外，其餘晶片的邊界條件皆假設為絕電(insulated)狀態。電流經過 p 電極進入 LED 晶片，在 n 電極的接觸點則設為接地端。相關邊界條件整理如下：

$$\text{向內的電流：} -\mathbf{n} \cdot \mathbf{J} = J_n \quad (9)$$

$$\text{絕電的邊界：} \mathbf{n} \cdot \mathbf{J} = 0 \quad (10)$$

$$\text{對稱性邊界：} \mathbf{n} \cdot \mathbf{J} = 0 \quad (11)$$

$$\text{接地：} V = 0 \quad (12)$$

$$\text{連續性邊界：} \mathbf{n} \cdot (\mathbf{J}_1 - \mathbf{J}_2) = 0 \quad (13)$$

### (3) 活化層之等效電阻假設

如前所述 LED 具有二極體的特性，故其具有如式(2)的非線性電流-電壓特性。本研究為滿足這些特性的要求，運用了一個在活化層具有等效電阻假設的數值模型 [45,46]。此等效電阻的假設方法使得通過活化層的電流僅為垂直方向流動。在活化層裡的每個運算網格上的等效電阻根據歐姆定律可推導如下：

$$R = \frac{V_j}{I_e} = \frac{\rho \cdot l_e}{A_e} = \frac{l_e}{A_e \cdot \sigma} \quad (14)$$

其中  $l_e$  為活化層之厚度， $V_j$  是活化層的跨壓， $I_e$  為流經活化層網格的電流， $A_e$  則是在水平方向之有限元素網格面積。接著在活化層的每個有限元素網格皆可由式(14)推導出一等效導電率( $\sigma$ )，如下式所示

$$\sigma = \frac{l_e \cdot I_e}{A_e \cdot V_j} = \frac{l_e}{V_j} \cdot J_e \quad (15)$$

式中每個有限元素網格的  $J_e$  和  $V_j$  分別滿足 Shockley 方程式，此即為計畫主持人先前應用於活化層等效電阻之運算方式。眾所周知 Shockley 方程式中之  $J_0$  和  $n$  係隨半導體之材料特性與元件結構所改變，故需要以實驗來提供相關資料，尤其文獻中有討論到近期具有多重量子井(MQW)之 LED 晶片亦多用調整 Shockley 方程式中之  $n$  值來進行量測結果之

曲線配適 [61]。

此外，晶片溫度對於飽和電流的影響係以下式計算 [56]

$$J_0(T) = J_0|_{300K} \times \exp(-E_g / nkT) \quad (16)$$

其中  $E_g$  為磊晶材料之 bandgap energy。

#### (4) 數值模擬之熱方程式及邊界條件

非穩態的熱傳導方程式如下式所示：

$$DC_p \frac{\partial T}{\partial t} - \nabla \cdot (k_c \nabla T) = \dot{q} \quad (17)$$

其中  $D$  是密度， $C_p$  是比熱， $k_c$  是熱導性，產熱項為  $\dot{q}$ 。基於能量守恆定律，輸入電能將被分成兩個主要的部分，一是熱能生產，另一部分則是光能的輸出。根據發光二極體的特性，活化層會有如下式的發熱情形，產熱項  $\dot{q}$  可寫為：

$$\dot{q} = \frac{J_e V_j}{l_e} (1 - \eta_{CE}) \quad (18)$$

$\eta_{CE}$  代表活化層的有效功率，即活化層裡的電功率轉換成光功率的比率，此功率與溫度有關，可利用實驗結果推導出與溫度的相關式，而此式已考慮了外部量子效率所散失的光能。此外LED晶片其他各層單位體積的焦耳熱(Joule heating)所造成的產熱項  $\dot{q}$  計算如下式：

$$\dot{q} = J_e \cdot \nabla \phi \quad (19)$$

在 LED 晶片中熱傳遞的邊界條件則分別如下所述：

對稱性的邊界條件為

$$n \cdot (k_c \nabla T) = 0 \quad (20)$$

LED 晶片的側邊與上下端表面的邊界條件為

$$n \cdot (k_c \nabla T) = h_e (T_{inf} - T) \quad (21)$$

其中  $T_{inf}$  為空氣溫度， $h_e$  為等效熱傳遞係數(equivalent heat transfer coefficient)。

#### (6) 光學特性之數值模擬相關物理方程式

LED各層之反射係數可以由下式所計算 [63]：

$$R = \frac{1}{2} \left[ \frac{\sin^2(\beta - \gamma)}{\sin^2(\beta + \gamma)} + \frac{\tan^2(\beta - \gamma)}{\tan^2(\beta + \gamma)} \right] \quad (22)$$

其中 $\beta$ 為入射角， $\gamma$ 為反射角，兩者需滿足下式：

$$\frac{n_{\text{GaN}}}{n_{\text{sapphire}}} = \frac{\sin(\gamma)}{\sin(\beta)} \quad (23)$$

光通過兩種介質界面時，一部份的光會透射進入新介質，另一部份的光會被反射回原介質，而界面的穿透率、反射率大小則可由電磁理論中的Fresnel 方程式來計算。要完整地表達穿透率和反射率，必需考慮光的偏振特性。一般而言，對於  $s$  偏振及  $p$  偏振的反射率會隨入射角而變化，其值分別為

$$R_s = \left( \frac{n_1 \cos \theta_1 - n_2 \cos \theta_2}{n_1 \cos \theta_1 + n_2 \cos \theta_2} \right)^2, \quad (24)$$

$$R_p = \left( \frac{n_2 \cos \theta_1 - n_1 \cos \theta_2}{n_2 \cos \theta_1 + n_1 \cos \theta_2} \right)^2, \quad (25)$$

其中  $n_1$  和  $n_2$  分別為入射介質和折射介質的折射率， $\theta_1$  和  $\theta_2$  分別為入射角和折射角。由於LED 所產生的光為非偏振光，因此反射率  $R$  可由兩者平均求得

$$R = \frac{(R_s + R_p)}{2}. \quad (26)$$

在不考慮吸收的理想情況下，根據能量守恆可由反射率求出穿透率  $T$ ，即

$$T = 1 - R, \quad (27)$$

無論是哪一種光吸收，從能量的角度來看，吸收將使光強度產生衰減，其衰減的程度可由著名的Bouguer 吸收定律描述。假設強度為  $I_0$  的光通過厚度為  $L$  的吸收物質時，在距離  $z$  處的光強度衰減為  $I$ ，在距離  $z + dz$  處衰減為  $I - dI$ ；換言之，在  $dz$  的距離內光強度減少  $dI$ 。根據基本的物理考慮， $dz$  所吸收的通量應與  $I dz$  成正比，即

$$-dI = \alpha I dz, \quad (28)$$

式中  $\alpha$  定義為介質的吸收係數(absorption coefficient)，表示物質在單位距離上所吸收的光強度比。將(28)式積分，並考慮到在均勻介質中  $\alpha$  為常數，可求得

$$I(z) = I_0 e^{-\alpha z}, \quad (29)$$

一般應用於光學分析之軟體係採用蒙地卡羅追跡法來運算光學分佈之情形，而干涉、繞射等條件則以高斯函數來近似。而實際操作流程大致包含：

- (a) 定義系統設定值，包括：單位、波長。
- (b) 定義光學材料及鍍層，包括：折射率、反射與穿透係數。
- (c) 為每一物件定義幾何形狀。

- (d) 給定每一物件光學性質。
- (e) 平移或旋轉每一被架構的物件到指定的位置及旋轉方向。
- (f) 圖像化證實每一被建造的物件形狀、位置、方向與設計值是否相同。

## 肆、結果與討論

### 一、直流電壓輸入之熱電耦合模擬

在本數值模擬中，透過由小到大的直流電壓輸入至 HV LED 中，並探討在 ITO 層、發光層以及 n-GaN 層的電流密度以及發光層的溫度分佈。圖4-1為輸入電壓為 45V 時在 ITO 層、發光層以及 n-GaN 層當中的電流密度分佈。ITO 主要是做為電流傳輸層，將 p 電極下方的電流散佈開來，使得電流不單單只集中在 p 電極下方區域，所以在 ITO 層的主要電流傳輸為 X-Y 方向。圖 4-1(b) 為在發光層的電流密度分佈，因為在此區域電流方向假設為 Z 方向傳輸，故圖4-1(b) 指向的方向為向下射出紙面，而電流集中的區域是在 p、n 電極周圍的區域。圖 4-1(c) 為 n-GaN 層的電流密度分佈，因在 n-GaN 層的下方為絕緣的藍寶石基板，故在此磊晶層當中的電流傳輸方向為側向傳遞。因為電流在每顆微晶粒的終點為 n 電極，所以箭頭指向 n 電極，又受到上方發光層的影響，電流集中的區域也為 n 電極的周圍。由圖 4-1(c) 中也可以發現在第二橫排的電流密度相對上下兩排來得均勻，是因為在第二橫排中 n 電極的縱向長度較上下兩排長 80 $\mu\text{m}$  之外，且在此區之微晶粒的橫向長度也較短，縮短電流在側向的傳輸路徑，因此有助於電流的分佈。

圖 4-2、圖 4-3、圖 4-4 為在 DC 45V 的驅動下，模擬之活化層電流密度與發光強度分佈的對照圖，分別對此 HV LED 的三個橫排做比較。圖 4-2 為第一橫排中心的剖面資料，左方圖示為光強分佈之圖型，右圖上方藍色線段為電流密度隨 X 軸的分佈，下方黑色線段為光強度的分佈。因為最左邊為 p-pad 處之發光強度，出光面積大多被遮蔽，所以相對其他四顆微晶粒而言其強度較弱。在電流密度最大的區域為在 p、n 電極附近，往下對照光強的分佈發現電流密度較大的區域在光強的分佈恰為波谷的位置，這是因為電極遮光所造成的現象。圖 4-3 為第二橫排中心的剖面資料，因為在第二橫排中每



顆微晶粒的大小相同，故在電流密度及發光強度的分佈上有相似的表現。圖 4-4 為第三橫排中的剖面資料，一樣可以發現在距 n-pad 最近的區域有最高的電流密度分佈，但因為 n-pad 的遮光效應，使右方的微晶粒發光的面積較其餘四塊小得多。光強度與電流密度的分佈趨勢相似但無法完全吻合是由於在量測光強度時所擷取的剖面線位置與模擬上有些許的誤差所導致。

圖 4-5 為活化層以及整體晶片於 DC 45V 操作下之的溫度分佈圖。因為在直流電壓的操作之下，接面的焦耳熱持續產生熱量。由圖 4-5(b) 可以看見主要的熱源都集中在晶片端，而底下的藍寶石基板以及晶片週圍會對晶片進行散熱。當晶片本身與外界達到熱平衡之後，因中心散熱較慢，所以高溫區會產生在晶片的中央，在角落的地方散熱容易，所以相對中心而言較為低溫。

將直流電壓由 40V、41V、42V、43V、44V、45V 的輸入條件下，利用此電熱耦合模型求出在電壓由小到大的驅動下，達穩態之後的電流及接面溫度，並與實際量測的值做比較。圖 4-6 為電流在實際量測與模擬上的對照圖，隨著電壓的提升，所通過的電流也會增加，由實驗及模擬上得到相似的趨勢。圖 4-7 為接面溫度在實際量測與模擬上的對照圖，接面溫度也會隨著電壓的增加而提升，是因為流過每顆微晶粒的電流增加，使焦耳熱也因此提升，造成此溫升的結果。

由圖 4-6 與圖 4-7 相互比對下，在輸入的直流電壓為 45V 時電流與接面溫度的模擬值皆比實驗上還小一些。以實驗所量測的溫度為基準，實驗及模擬上之誤差值為 4.4%，還在可以接受的範圍之內。

圖 4-8 為在不同的直流電壓輸入下，初點亮以及達到準穩態後之光輸出功率。黑色的曲線為 HV LED 經由直流電壓在點亮初期( $t=50\text{ms}$ )擷取之光功率;而紅色的線段代表經由小到大的直流電壓輸入後，溫度達到準穩態( $t=3\text{min}$ )時之光功率。經兩者的比較，在輸入功率為 40V-42V 時，因為輸入的電功率在點亮之初與達準穩態後的差異不大，所以在此兩種情形下得到的光功率幾乎相同。而在當輸入的電功率慢慢增加的同時，因為熱量也會跟著累積使得光功率上升的幅度變小，趨向飽合狀態。所以，由圖 4-8 也可以發現在相同的電功率之下，因為片受到溫度影響，將會使光輸出的功率下降。

## 二、全波電壓輸入之熱電耦合模擬

由此數值模擬中可透過全波電壓的輸入，模擬出晶片在各個時間點的電流以及溫度變化，以及當達準穩態時接面溫度隨著輸入功率改變而產生的振盪情形。在此進行了兩種不同的電壓均方根值的數值運算(31.82V與35.36V)。圖 4-9 為輸入 $V_{rms}=35.36V$ 於電壓的波峰下( $t=0.004167s$ )之電位分佈情形，由圖中發現在最左上角之微晶粒的電位為最大值(50V)，因為此微晶粒是 p-pad 的所在位置，是所有微晶粒之進電端，故電位最大。電位會隨著各串聯的晶粒有 3.125V 的壓降，直到右下方的 n-pad 端電位為零。

圖 4-10(a)、圖 4-10(b) 為 p-pad 中心下方在輸入均方根電壓為 31.82V 與 35.36V 在 1/60s 內的電流密度以及溫度隨時間的變化。在圖 4-10(a)當中，黑色的波形為輸入的全波電壓( $V_{rms}=31.82V$ )，當達到起使電壓後，LED 隨之點亮因此有電流的流通。當電壓達到波峰的同時也有著最大的電流密度(藍色Y軸)，此電流與電壓隨時間的關係與在示波器上顯示的波形一致。電流導通的同時也伴隨著焦耳熱產生，所以晶片的溫度(右方紅色Y軸)會隨著電流的提升而增加。而在電壓向下降的同時電流密度也開始減小，此時晶片溫度也不再持續加熱，直到下一個電流導通的同時溫度才又開始向上升。由圖 4-10(b)更可以發現因為溫度的反應速度不及電流導通來得迅速，所以在此一區間內的最高溫度並非出現在電流密度的極大值，會有一點延遲的現象發生。由圖 4-10(a) 與圖4-10(b) 的比較發現在輸入較大的電壓均方根下，不僅電流密度較大，晶片溫度上升的速度也較快。

圖 4-11 為全波均方根電壓為 31.82V 與 35.36V 的溫度隨時間的變化。由圖中可以看到在較大的電壓之下除了整體的溫度較高以外，達到準穩態時的振盪情形也較為顯著。在 35.36V 的輸入下溫度振盪範圍在 343.7K 到 346.2K之間，有著2.5K的溫差;在 31.82V 的全波均方根電壓輸入時，其振盪的範圍只有 0.4K。將振盪的中點視為晶片在達準穩態時的平均接面溫度，在大功率及小功率操作下得到的平均接面溫度分別為 345.1K 及 302.6K。實際的實驗值分別為 338.4K 及 304.0K。在 $V_{rms}=35.36V$  下的誤差為 1.9%，其值仍在容許範圍內，也因此驗證暫態的數值模型可以模擬出實際 HV LED 在經由全波電壓驅動時的情形。

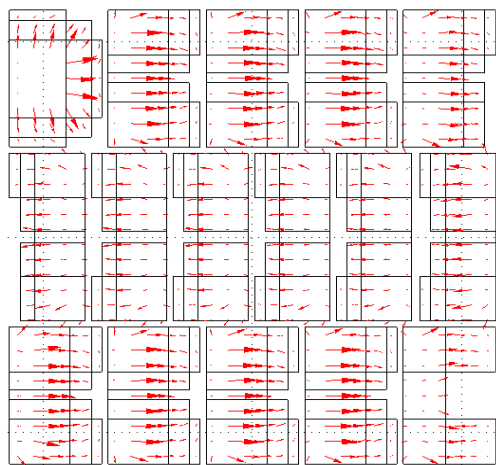
在全波電壓輸入的條件之下，達準穩態之後的電流密度與溫度也會隨著功率不同而

有相異的分佈情形。圖 4-12 為在  $V_{\text{rms}}=31.82\text{V}$  與  $V_{\text{rms}}=35.36\text{V}$  操作下於電壓峰值時，位於活化層的電流密度分佈。由圖 4-12(a) 可以看到在小功率的電流密度分佈較為均勻，而在較大功率的操作之下，如圖 4-12(b)，則電流密度往 n 電極周圍集中，也就是在每顆微晶粒的 T 字缺口中的電流密度較大。圖 4-13 為在  $V_{\text{rms}}=31.82\text{V}$  與  $V_{\text{rms}}=35.36\text{V}$  操作下於電壓峰值時，晶片的溫度分佈。對照圖 4-12(a) 及圖 4-12(b)，在小功率的操作下，因為電流密度較均勻，所以每顆微晶粒的溫度分佈也較平均；而在  $V_{\text{rms}}=35.36\text{V}$  操作時，因為電流在 p 電極與 n 電極中間的區域集中，故在此區的溫度明顯高於其他位置。

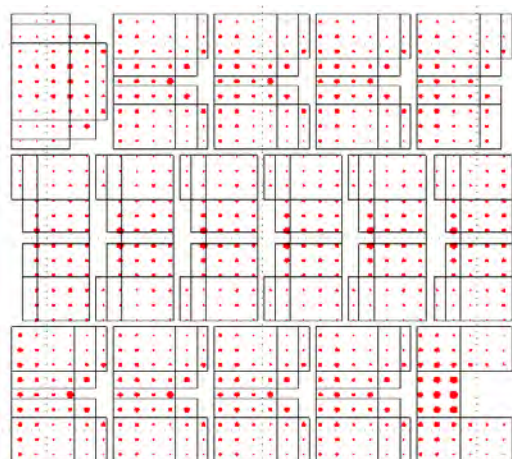
### 三、相同功率下全波與直流電壓輸入之討論

本節針對 HV LED 在相同的電功率下利用不同的輸入方式(全波與直流)，透過量測與模擬出的接面溫度值討論其個別對晶片之熱效應及光輸出功率。在全波輸入的條件下，以  $V_{\text{rms}}=35.36\text{V}$  做為電壓源，在示波器上產生波峰為 50V 之電壓波型，並記錄下在此時間區間內的電流電流波型，如圖 4-14。而其所輸入的平均電功率以式(4.1)計算，得到的值約為 0.28W。在直流輸入的情況中，以定電壓 43.8V 輸入，當達熱平衡條件記錄電流值。因直流輸入為穩定電壓源，故在圖 4-13 中直流輸入的電壓及電流不隨時間改變。此兩種輸入的接面溫度(實驗及模擬值)如表 4-5 所示。在同為 0.28 W 電功率的輸入之下，雖然全波輸入下的電流峰值較直流條件下的電流值大，但以直流操作的接面溫度不論是在實驗及模擬情形下都較全波輸入條件下來的高。造成此差異的主因在於當全波輸入條件下，LED 晶片只有在超過起使電壓下才做功，也因此才有焦耳熱產生；而在不做功的時間內則對晶片進行散熱，使熱的堆積較小，因此相對於直流輸入條件下有較低的接面溫度。圖 4-15 為在 DC 43.8V 與  $V_{\text{rms}}=35.36\text{V}$  的電壓輸入下，光輸出功率隨著點亮時間的變化圖。在  $t=20\text{s}$  時，通過 HV LED 的電流還未上升至穩定狀態，故在此時的光輸出功率較低。在持續點亮 100s 之後即達到準穩態，電流與接面溫度將不再上升。由整個趨勢觀察，相對於直流輸入而言經由全波電壓輸入下的光功率較大，當  $t=180\text{s}$  時，兩者在達準穩態時的輸入電功率大約為 0.28W，且此時直流與全波電壓輸入之光輸出功率分別為 45.63 mW 及 54.48mW。在相同電功率下，因為全波電壓輸入

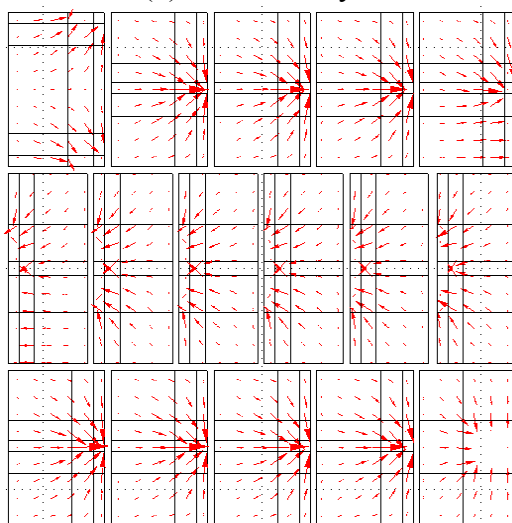
下有較低的接面溫度，因此光輸出功率值較直流電壓輸入高。



(a) ITO



(b) Active Layer



(c) n-GaN

圖 4-1 在 ITO、發光層及 n-GaN 之電流密度分佈

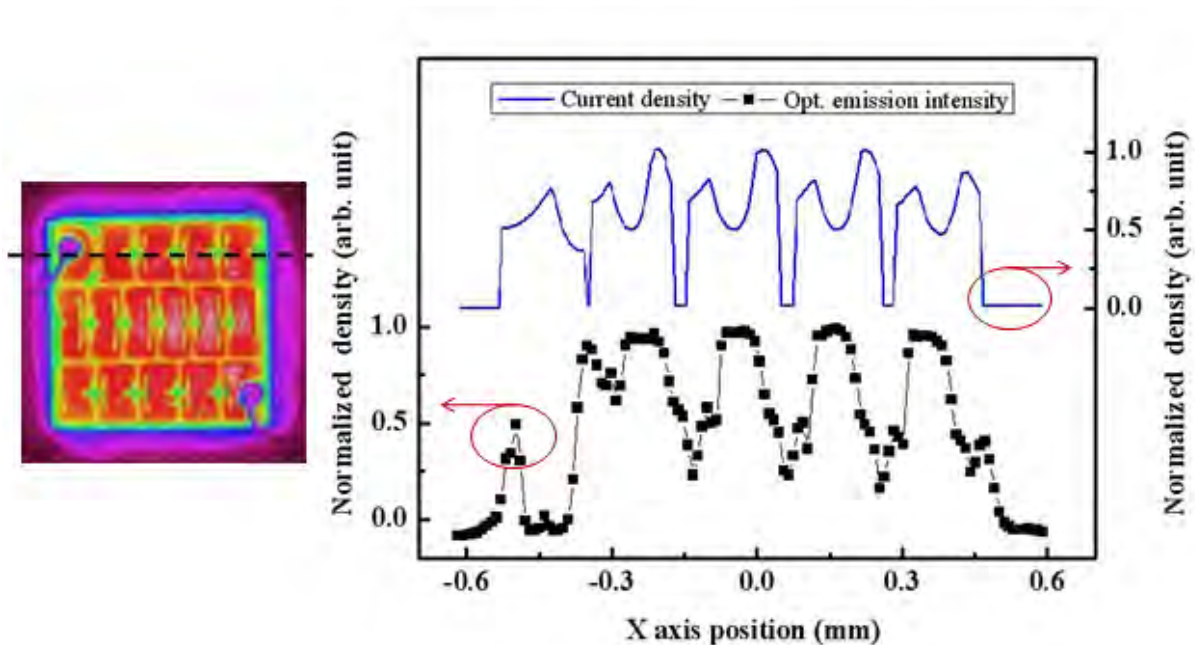


圖4-2 第一橫排微晶粒活化層電流密度與光強分佈圖

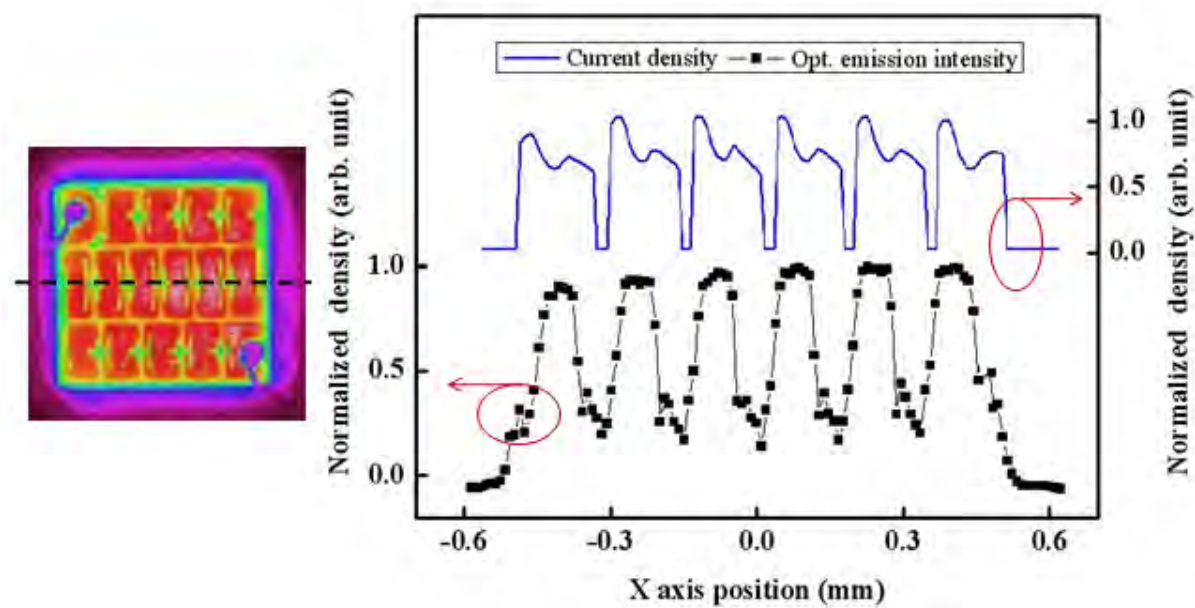


圖4-3 第二橫排微晶粒活化層電流密度與光強分佈圖



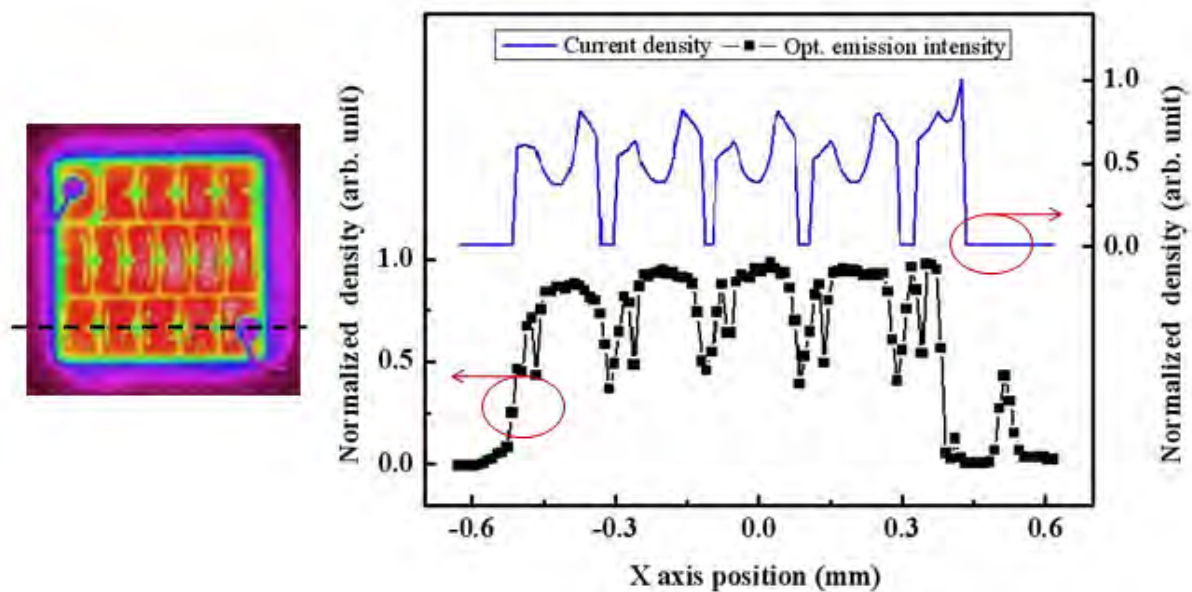


圖4-4 第三橫排微晶粒活化層電流密度與光強分佈圖

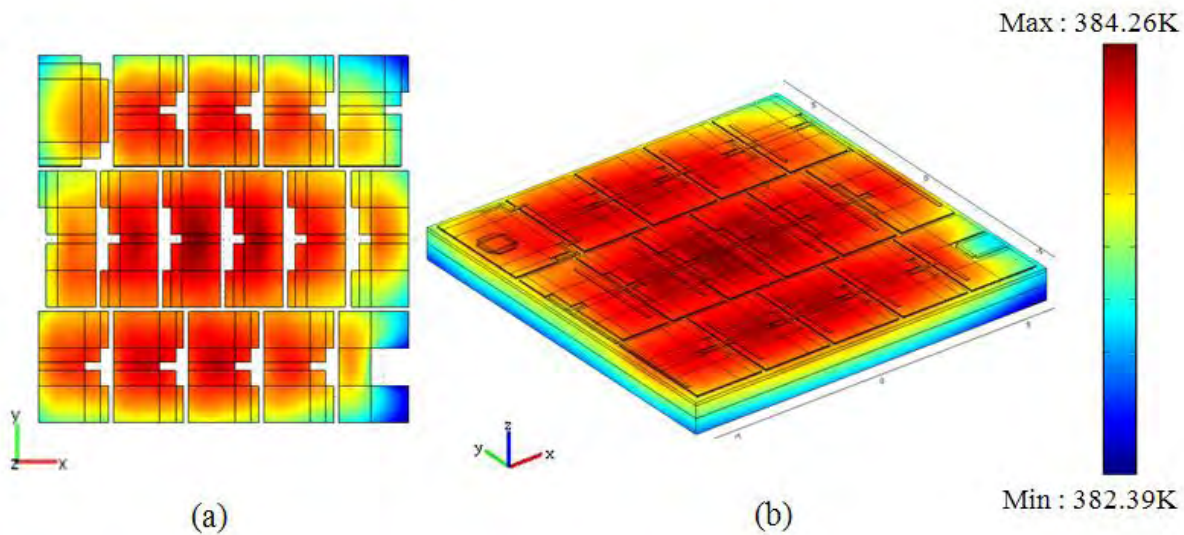


圖4-5 在DC 45V驅動下之溫度分佈  
(a) 活化層 (b) 整體晶片

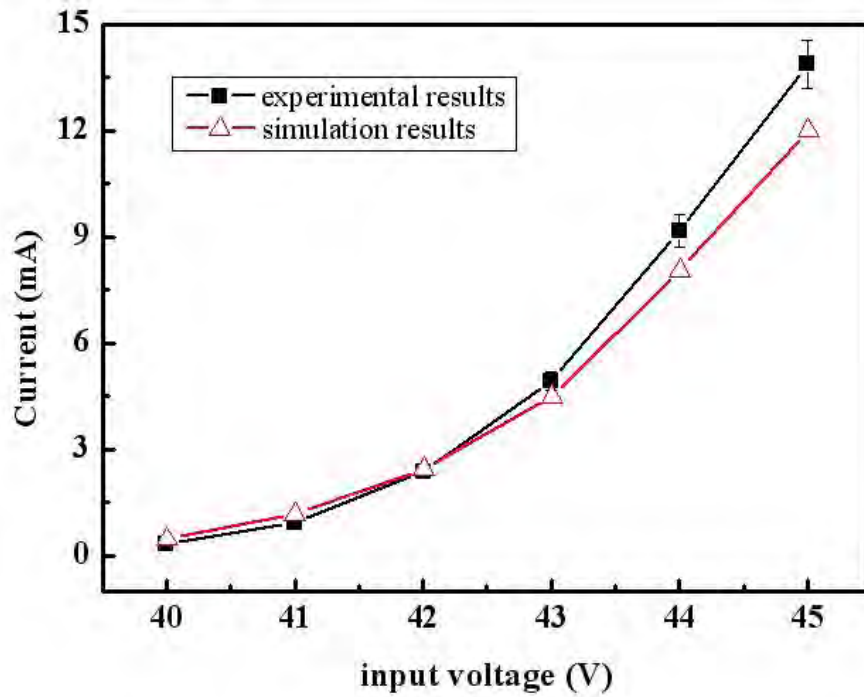


圖4-6 量測與模擬上隨不同直流電壓驅動的電流值

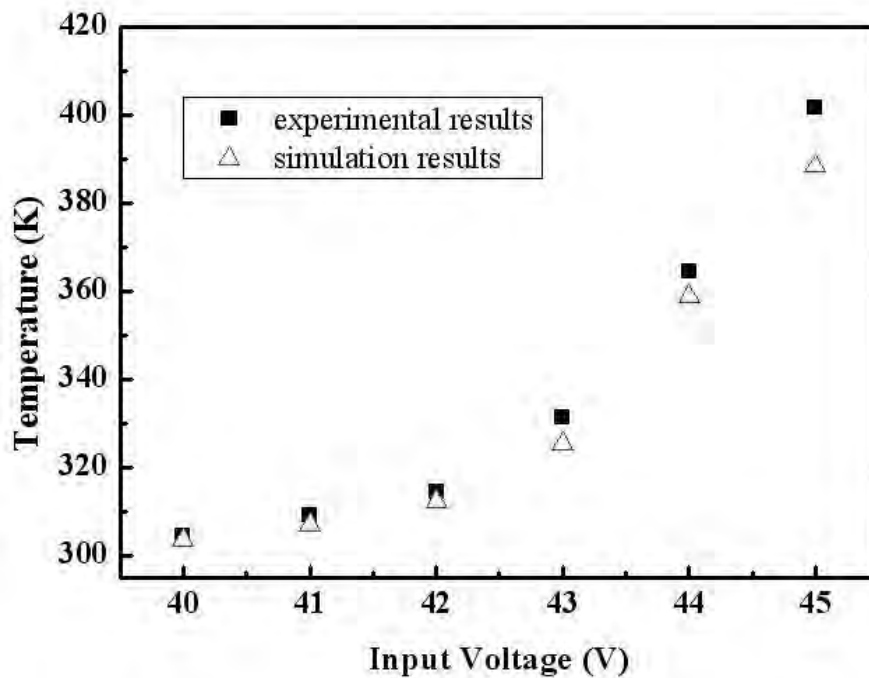


圖4-7 量測與模擬上隨不同直流電壓驅動的接面溫度值

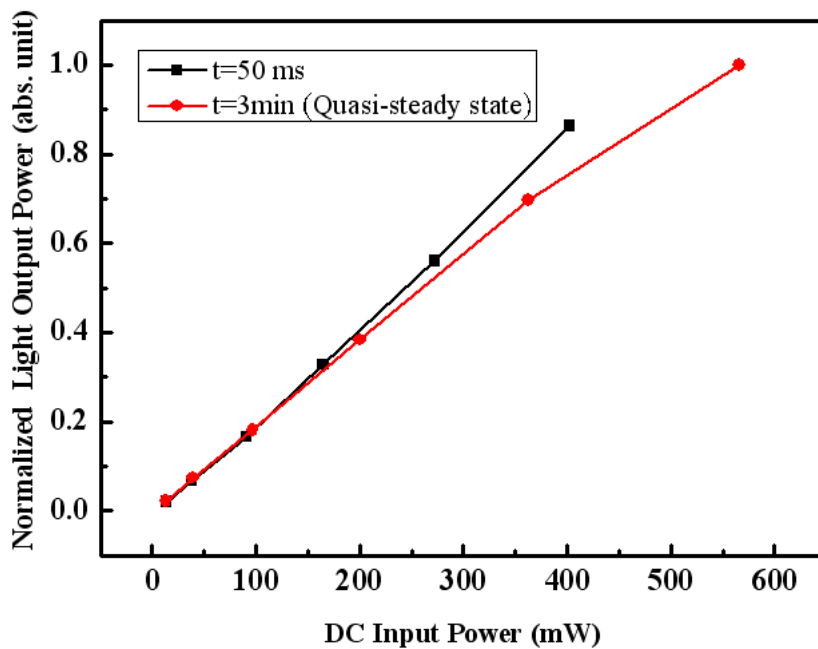


圖4-8 HV LED 經由小到大的直流輸入功率下得到之光輸出功率

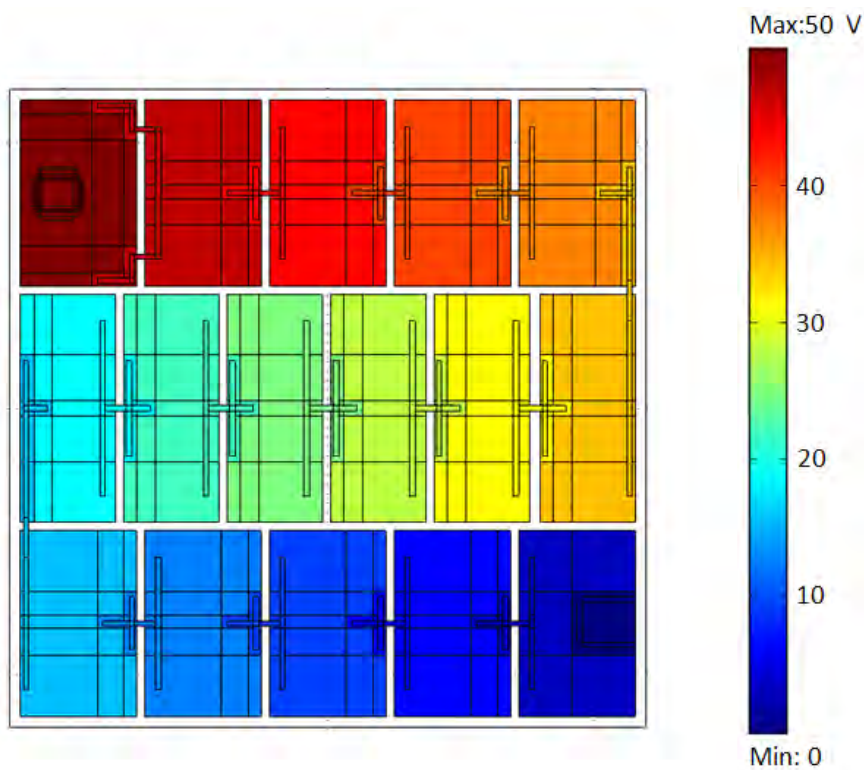
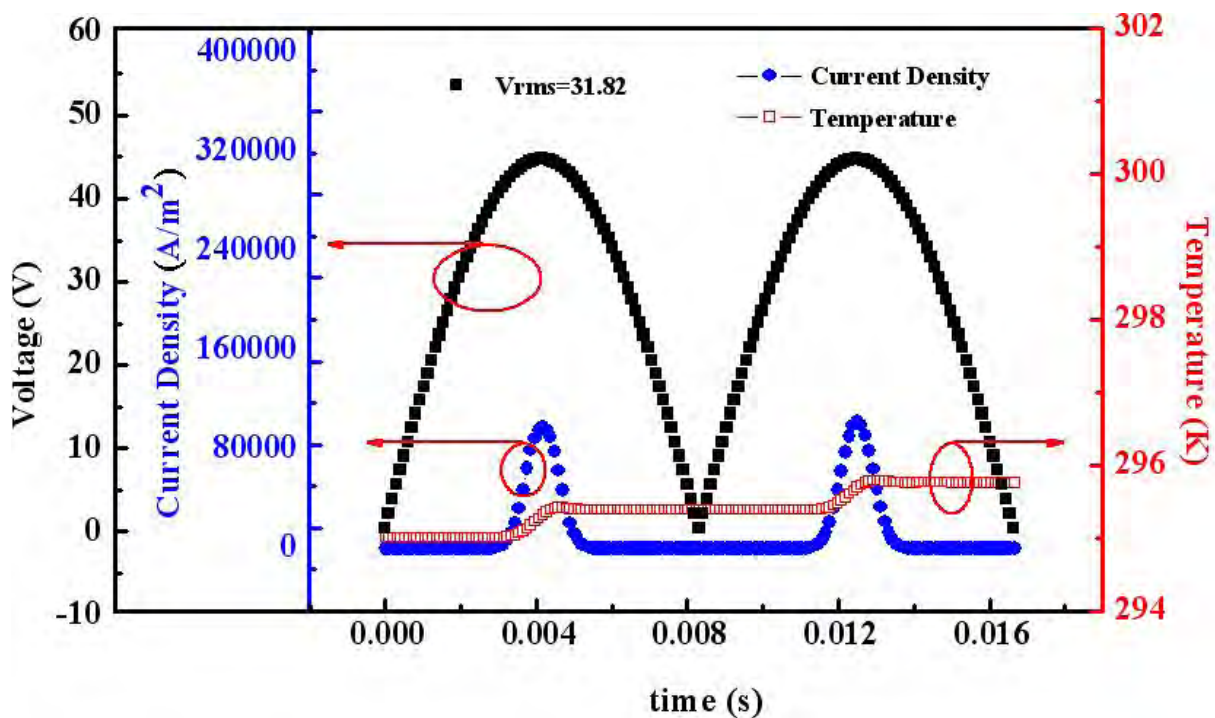
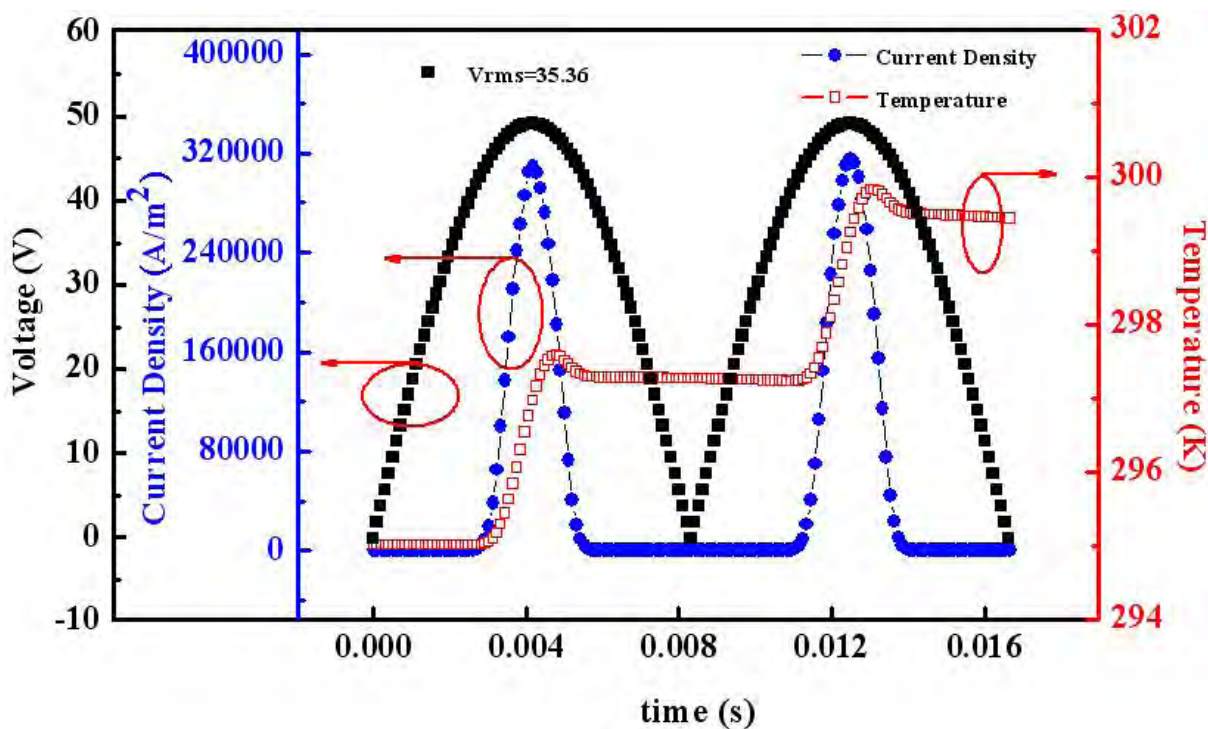


圖4-9  $t=0.004167\text{ s}$ 下之電位分佈圖( $V_{\text{rms}}=35.36\text{ V}$ )



(a)



(b)

圖4-10 1/60s 內的電流密度及溫度隨時間的變化圖

(a)  $V_{rms}=31.82$  V ( b)  $V_{rms}=35.36$  V



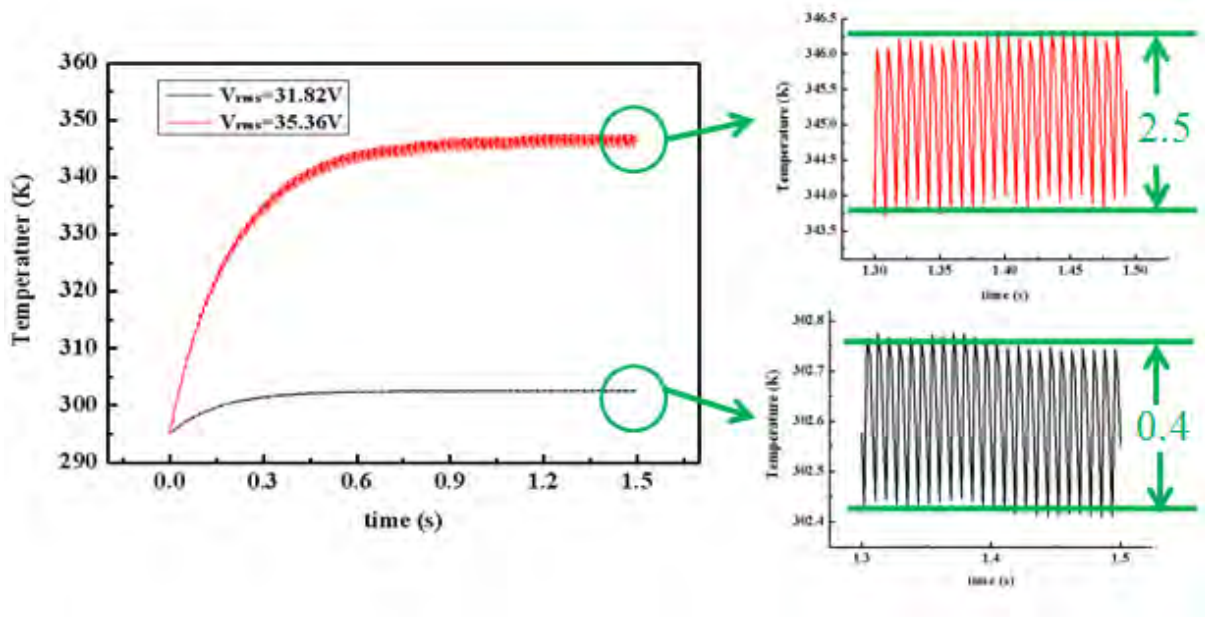


圖4-11 HV LED 接面溫度於 $V_{rms}=31.82V$ 及 $V_{rms}=35.36V$ 操作下之振盪情形

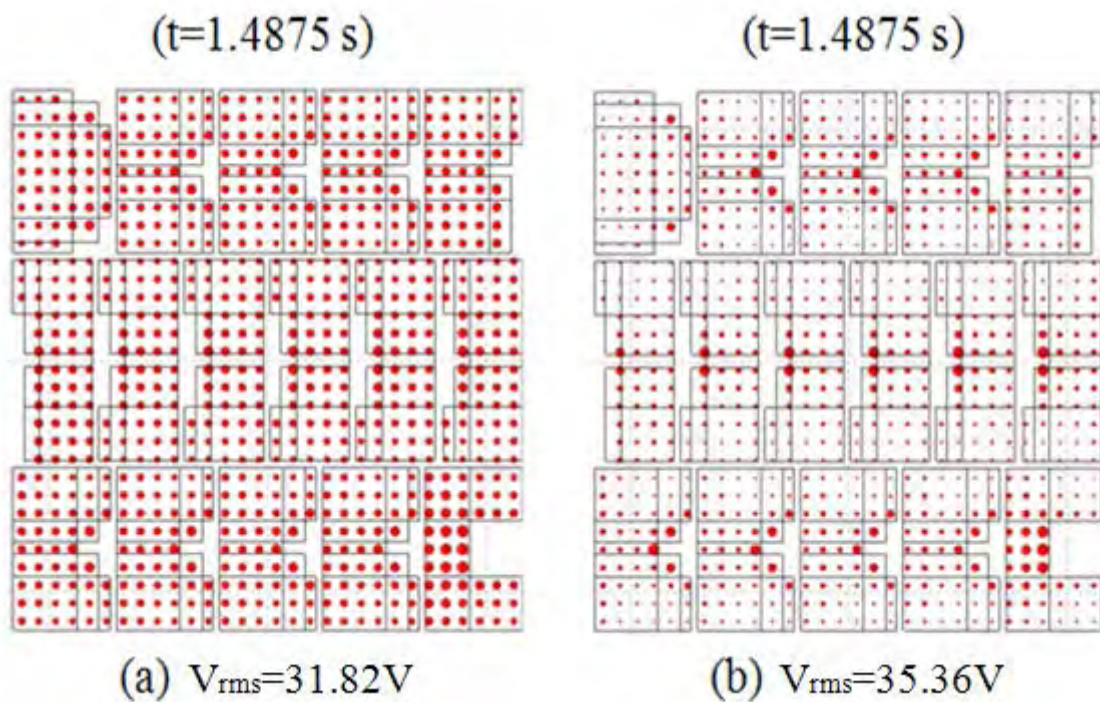


圖4-12 在 $V_{rms}=31.82V$ 與 $V_{rms}=35.36V$ 操作下於電壓峰值時，位於活化層的電流密度分佈圖

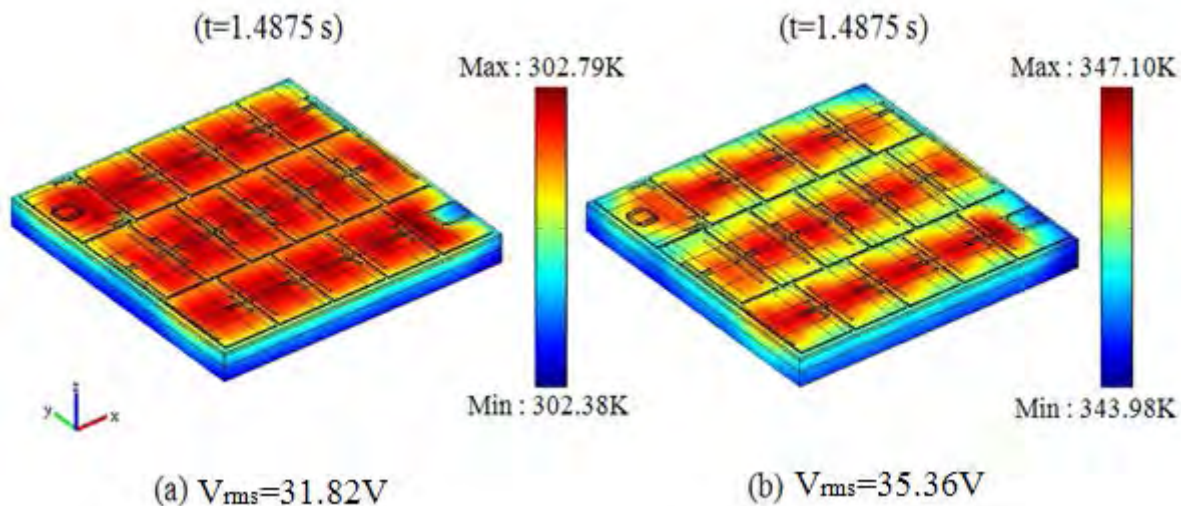


圖4-13 在 $V_{rms}=31.82V$ 與 $V_{rms}=35.36V$ 操作下於電壓峰值時，整體晶片之溫度分佈圖

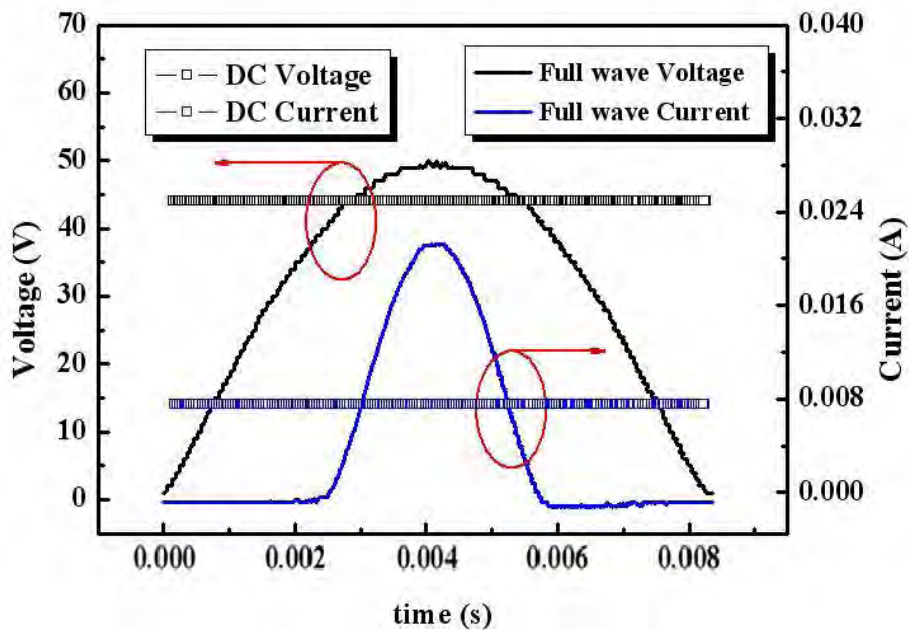


圖4-14 在相同功率下直流輸入之電流電壓值與全波輸入之電壓電流波形



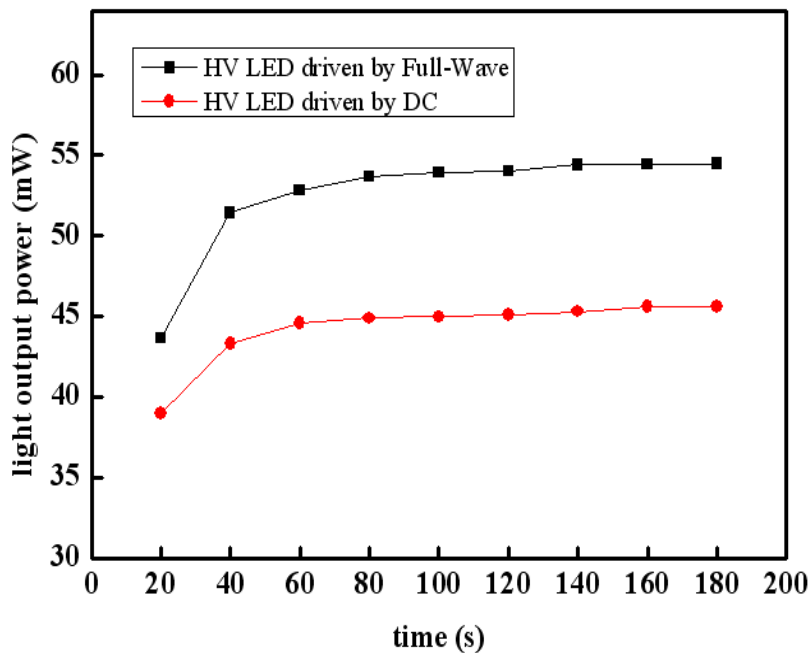


圖 4-15 於DC 43.8V與 $V_{rms}=35.36V$  的電壓輸入下，光輸出功率隨著點亮時間之變化圖。

### 伍、結論

高電壓發光二極體集合了直流與交流兩種驅動方式的優點，故在日後的固態照明市場中具高度的發展。本論文提出一利用有限元素法建立三維架構的數值模擬方法模擬出發光二極體實際的操作情形，此方法於穩態及暫態情況下皆適用，因此用來模擬高電壓發光二極體在直流與全波電壓輸入時的電流密度及接面溫度的分佈情形。本文利用量測光強度的分佈圖型與數值模擬中的電流密度分佈做分析比對，經比對後發現電流往 p、n 電極區集中，造成 p、n 電極區有較大的電流密度產生，但因為電極遮光效應，故在 p、n 電極區的光強度最低。在直流電壓的輸入條件下，模擬的結果所呈現的電流-電壓特性與實際量測值的趨勢相同外，接面溫度的模擬結果也與量測結果相符。當直流電壓由小到大的輸入，可看出達溫度平衡之後因為晶片受高溫的影響會使光輸出功率比初點亮的時候低。而在全波電壓輸入的條件下，溫度的上升會隨著電流的輸入週期而變化。當達準穩態之後，溫度則隨著時間軸會有穩定振盪的情形出現，其振幅會隨著輸入功率的提升而增加，其原因是在大功率的條件下，瞬時的最大功率也跟著提升，此時接面溫度上升的幅度也因此增加。因此在較大的平均功率輸入下接面溫度有較大的振盪範圍。而達穩定態時的平均接面溫度為此溫度振盪的中點所在。

此熱電耦合之數值模擬方法經實驗的驗證後，進行直流電壓與全波電壓在相同功率下的接面溫度與光功率比較。經分析後發現達穩定態時經由全波電壓輸入之接面溫度較直流電壓輸入時來的低，其原因在於當全波輸入條件下，LED 晶片只有在超過起使電壓下才做功，也因此才有焦耳熱產生；而在不做功的時間內則對晶片進行散熱，使得熱的堆積較少，因此相對於直流輸入條件下有較低的接面溫度。在出光功率方面，在相同功率的輸入下(0.28W)，因為全波電壓輸入產生的接面溫度較低，因此出光功率也相對的提升。

在不考慮外部封裝的散熱條件下，針對 p、n 電極的結構設計也能藉由改變電流密度的分佈達到不同的溫度分佈。對此類 HVLED 而言，增加 p 電極兩側的長度並不會改善原本的電流密度集中在 p、n 電極區的情形，反而使電流更容易往 n 電極周圍堆積，使局部過熱造成熱點現象。加長 p 電極上下兩端的縱向長度 40 $\mu\text{m}$  時，因為 p 電極的延伸使原本聚集在 p 電極下方的電流更能散佈開來，但接面溫度相對於原設計只降了 0.9 K，成效不大。也因此推論此 HVLED 已經對其 p 電極做了最佳的設計。

本文所用的熱電耦合方法可套用在穩態及暫態的模擬上，故可套用在一般的 DC LED 及 AC LED 之上。也可針對發光二極體結構上的設計，預測其表現出的電性及溫度結果，做最佳化的結構設計。若日後能將此數值模型加上光學模組進行分析，達到光、電、熱的相互耦合，將使 LED 的設計上更加完善。

### 參考文獻

1. A. Žukauskas, M. S. Shur, R. Gaska, *Introduction to Solid-state Lighting*, John Wiley & Sons, Inc., New York, U.S.A., (2002).
2. S. Nakamura, T. Mukai, and M. Senoh, "Candela-class high-brightness InGaN/AlGaIn double-heterostructure blue-light-emitting diodes," *Appl. Phys. Lett.* **64**,1687 (1994)
3. OIDA, *An OIDA Technology Roadmap Update* (2002).
4. <http://wp168.wordpress.com/>
5. DOE, *Solid-State Lighting Research and Development: Manufacturing Roadmap*, U.S.A., (2012)
6. <http://wp168.wordpress.com/2009/02/04/nichias-leds-hit-249-lmw>
7. <http://www.cree.com>
8. N. Narendran, Y. Gu, J. P. Freyssonier, H. Yu, L. Deng, "Solid-state lighting:failure analysis of white LEDs," *J. Cryst. Growth*, **268**, 449 (2004).
9. <http://www.philipslumileds.com/products/luxeon/luxeonK2>
10. Philips White Paper"Understanding Power LED Lifetime Analysis"

11. S. C. Yang, P. Lin, C. P. Wang, S. B. Huang, C. L. Chen, P. F. Chiang, A. T. Lee, M. T. Chu, "Failure and degradation mechanisms of high-power white light emitting diodes," *Microelectronics Reliability*, **50**, 959 (2010).
12. R. Österbacka, A. J. Pal, K.-M. Källman, and H. Stubb, "Frequency response of molecularly thin alternating current light-emitting diodes," *J. Appl. Phys.*, **83**, 1748 (1998).
13. R. Österbacka, A. J. Pal, and H. Stubb, "High frequency alternating current light-emitting diodes using Langmuir-Blodgett films," *Thin Solid Films*, **327-329**, 668 (1998).
14. J.-P. Ao, H. Sato, T. Mizobuchi, K. Morioka, S. Kawano, Y. Muramoto, Y.-B. Lee, D. Sato, Y. Ohno, and S. Sakai, "Monolithic blue LED series arrays for high-voltage AC operation," *Phys. Stat. Sol. (a)*, **194**, 376 (2002).
15. H.-H. Yen, W.-Y. Yeh, and H.-C. Kuo, "GaN alternating current light-emitting device," *Phys. Stat. Sol. (a)*, **204**, 2077 (2007).
16. H.-H. Yen, H.-C. Kuo, and W.-Y. Yeh, "Characteristics of single-chip GaN-Based alternating current light-emitting diode," *Jpn. J. Appl. Phys.* **47**, 8808 (2008).
17. M. Hsieh, "Technology Trend for Commercializing LED Lighting," 取自 <http://www.digitimes.com.tw/B2B/Seminar/Service/download/0519910050/991005DTF-04.pdf> (2010).
18. R. H. Horng, J. H. Lin, D. S. Wu, R. C. Lin, and K. C. Shen, "High-voltage thin GaN LEDs array," *Proc. SPIE* **8262**, 82621H-1 (2012).
19. G. J. Sheu, J. C. Chen, J. Y. Shiu, and C. Hu, "Synthesis of negative thermal expansion TiO<sub>2</sub>-doped LAS substrates," *Scripta Materialia* **53**, 577 (2005).
20. M. Arik and S. Weaver, "Effect of chip and bonding defects on the junction temperatures of high-brightness light-emitting diodes," *Opt. Eng.* **44**, 111305-1 (2005).
21. H. Ma, J. S. Lai, Q. Feng, W. Yu, and C. Zheng, "A universal-input high-power-factor power supply without electrolytic capacitor for multiple lighting LED lamps," *Int. J. Circ. Theor. Appl.* DOI: 10.1002/cta.816 (2011).
22. M. Arik, C. Becker, S. Weaver, and J. Petroski, "Thermal management of LEDs: package to system," *Proc. SPIE* **5187**, 64 (2004).
23. F. Wall, P. S. Martin, and G. Harbers, "High-power LED package requirements," *Proc. SPIE* **5187**, 85 (2004).
24. 許國君、陳志臣、胡凡勳、鄭健宏, "新世代照明技術: LED元件封裝之熱管理分析," *光學工程* 第九十期, 69 (2005)。
25. G. J. Sheu, F. S. Hwu, S. H. Tu, W. T. Chen, J. Y. Chang, and J. C. Chen, "The heat dissipation performance of LED applied a MHP," *Proc. SPIE* **5941**, 594113 (2005).
26. F. S. Hwu, G. J. Sheu, and J. C. Chen, "Thermal modeling and performance of LED packaging for illuminating device," *Proc. SPIE* **6337**, 63371J (2006).
27. Y. C. Lee, J. C. Chen, F. S. Hwu, G. J. Sheu, W. D. Chen, and J. Y. Chang, "Passive heat dissipation devices for high power LEDs," *Proc. of the Eighth Chinese Optoelectronics Symposium*, (2006).

28. I. Eliashevich, Y. Li, A. Osinsky, C. A. Tran, M. G. Brown, and R. F. Karliceck, Jr., "InGaN blue light-emitting diodes with optimized n-GaN layer," *Proc. SPIE* **3621**, 28 (1999).
29. X. Guo and E. F. Schubert, "Current crowding in GaN/InGaN light emitting diodes on insulating substrates," *J. Appl. Phys.* **90**, 4191 (2001).
30. D. W. Kim, H. Y. Lee, G. Y. Yeom, and Y. J. Sung, "A study of transparent contact to vertical GaN-based light-emitting diodes," *J. Appl. Phys.* **98**, 053102-1 (2005).
31. J. K. Sheu, Y. S. Lu, M. L. Lee, W. C. Lai, C. H. Kuo, and C. J. Tun, "Enhanced efficiency of GaN-based light-emitting diodes with periodic textured Ga-doped ZnO transparent contact layer," *Appl. Phys. Lett.* **90**, 263511-1 (2007).
32. H. Kim, J. M. Lee, C. Huh, S. W. Kim, D. J. Kim, S. J. Park, and H. Hwang, "Lateral current transport path, a model for GaN-based light-emitting diodes: Applications to practical device designs," *Appl. Phys. Lett.* **77**, 1903 (2000).
33. H. Kim, S. J. Park, and H. Hwang, "Effects of current spreading on the performance of GaN-based light-emitting diodes," *IEEE Trans. Electron Devices* **48**, 1065 (2001).
34. H. Kim, S. J. Park, and H. Hwang, "Design and fabrication of highly efficient GaN-based light-emitting diodes," *IEEE Trans. Electron Devices* **49**, 1715 (2002).
35. H. Kim, K. K. Kim, K. K. Choi, H. Kim, J. O. Song, J. Cho, K. H. Baik, C. Sone, and Y. Park, and T. Y. Seong, "Design of high-efficiency GaN-based light emitting diodes with vertical injection geometry," *Appl. Phys. Lett.* **91**, 023510-1 (2007).
36. X. Guo, Y. L. Li, and E. F. Schubert, "Efficiency of GaN/InGaN light-emitting diodes with interdigitated mesa geometry," *Appl. Phys. Lett.* **79**, 1936 (2001).
37. T. M. Chen, S. J. Wang, K. M. Uang, S. L. Chen, W. C. Tsai, W. C. Lee, and C. C. Tsai, "Use of anisotropic laser etching to the top n-GaN layer to alleviate current-crowding effect in vertical-structured GaN-based light-emitting diodes," *Appl. Phys. Lett.* **90**, 041115-1 (2007).
38. S. J. Chang, C. F. Shen, W. S. Chen, T. K. Ko, C. T. Kuo, K. H. Yu, S. C. Shei, and Y. Z. Chiou, "Nitride-Based LEDs with an insulating SiO<sub>2</sub> layer underneath p-pad electrodes," *Electrochem. Solid State Lett.* **10**, H175 (2007).
39. H. Kim, J. Cho, J. W. Lee, S. Yoon, H. Kim, C. Sone, Y. Park, and T. Y. Seong, "Consideration of the Actual Current-Spreading Length of GaN-Based Light-Emitting Diodes for High-Efficiency Design," *IEEE J. Quantum Electron.* **43**, 625 (2007).
40. A. Chakraborty, L. Shen, H. Masui, S. P. DenBaars, and U. K. Mishra, "Interdigitated multipixel arrays for the fabrication of high-power light-emitting diodes with very low series resistances," *Appl. Phys. Lett.* **88**, 181120-1 (2006).
41. S. J. Wang, K. M. Uang, S. L. Chen, Y. C. Yang, S. C. Chang, T. M. Chen, and C. H. Chen, "Use of patterned laser liftoff process and electroplating nickel layer for the fabrication of vertical-structured GaN-based light-emitting diodes," *Appl. Phys. Lett.* **87**, 011111-1 (2005).
42. J. T. Chu, C. C. Kao, H. W. Huang, W. D. Liang, C. F. Chu, T. C. Lu, H. C. Kuo, and S. C.

- Wang, "Effects of Different n-Electrode Patterns on Optical Characteristics of Large-Area p-Side-Down InGaN Light-Emitting Diodes Fabricated by Laser Lift-Off," *Jpn. J. Appl. Phys.* **44**, 7910 (2005).
43. H. Kim, S. J. Park, and H. Hwang, "Lateral current transport path, a model for GaN-based light-emitting diodes: Applications to practical device designs," *Appl Phys Lett* **81**, 1326 (2002).
44. C. Huh, J. M. Lee, D. J. Kim, and S. J. Park, "Improvement in light-output efficiency of InGaN/GaN multiple-quantum well light-emitting diodes by current blocking layer," *J. Appl. Phys.* **92**, 2248 (2002).
45. G. J. Sheu, F. S. Hwu, J. C. Chen, J. K. Sheu, and W. C. Lai, "Effect of the Electrode Pattern on Current Spreading and Driving Voltage in a GaN Sapphire LED Chip," *J. Electrochem. Soc.* **155**, H836 (2008).
46. J. C. Chen, G. J. Sheu, F. S. Hwu, H. I. Chen, J. K. Sheu, T. X. Lee, and C. C. Sun, "Electrical-optical analysis of a GaN sapphire LED chip by considering the resistivity of the current-spreading layer," *Opt. Rev.*, **16**, 213 (2009).
47. S. Hwang and J. Shim, "A Method for Current Spreading Analysis and Electrode Pattern Design in Light-Emitting Diodes," *IEEE Trans. Electron Devices* **55**, 1123 (2008).
48. N. Narendran, Y. Gu, J. P. Freyssonier, H. Yu, and L. Deng, "Solid-state lighting- failure analysis of white LEDs," *J. Cryst. Growth*, **268**, 449 (2004).
49. S. Chhajed, Y. Xi, Y. L. Li, Th. Gessmann, and E. F. Schubert, "Influence of junction temperature on chromaticity and color-rendering properties of trichromatic white-light sources based on light-emitting diodes," *J. Appl. Phys.*, **97**, 054506-1 (2005).
50. E. F. Schubert, *Light-Emitting Diodes*, 2<sup>nd</sup> ed., Cambridge University Press, Cambridge, England, (2006).
51. J. Kettle, R. M. Perks, and P. Dunstan, "Localised joule heating in AlGaInP light emitting diodes," *Electron. Lett.*, **42**, 1122 (2006).
52. M. V. Bogdanov, K. A. Bulashevich, I. Y. Evstratov, A. I. Zhmakin, and S. Y. Karpov, "Coupled modeling of current spreading, thermal effects and light extraction in III-nitride light-emitting diodes," *Semicond. Sci. Technol.*, **23**, 125023 (2008).
53. T. Kozawa, T. Kachi, H. Kano, and H. Nagase, "Thermal stress in GaN epitaxial layers grown on sapphire substrates," *J. Appl. Phys.* **77**, 4389 (1995).
54. H. R. Alaei, H. Eshghi, R. Riedel, and D. Pavlidis, "Thermal stress and strain in a GaN epitaxial layer grown on a sapphire substrate by the MOCVD method," *Chin. J. Phys.* **48**, 400 (2010).
55. T. Yanagisawa, and T. Kojima, "Long-term accelerated current operation of white light-emitting diodes," *J. Luminescence* **114**, 39 (2005).
56. Y. B. Acharya and P. D. Vavahare, "Study on the temperature sensing capability of a light-emitting diode," *Sci. Instrum.*, **68**, 4465 (1997).
57. J. M. Kang, J. W. Kim, J. H. Choi, D. H. Kim, and H. K. Kwon, "Life-time estimation of

- high-power blue light-emitting diode chips,” *Microel. Reli.* **49**, 1231 (2009).
58. D. A. Steigerwald, J. C. Bhat, D. Collins, R. M. Fletcher, M. O. Holcomb, M. J. Ludowise, Member, *IEEE*, P. S. Martin, and S. L. Rudaz, “Illumination with solid state lighting technology,” *IEEE Quantum Electronics*, **8**, 317 (2002).
59. 陳隆建，*發光二極體之原理與製程*，全華圖書公司，台北，台灣 (2008)。
60. J. Millman, and A. Grabel, *Microelectronics*, 2<sup>nd</sup> ed., McGraw-Hill Book Company, New York, U.S.A. (1987).
61. C. C. Lee, W. V. Chen, and J. Park, “A new I-V model for light-emitting devices with a quantum well,” *Microelectronics J.*, **37**, 1335 (2006).
62. K. Tadatomo, H. Okagawa, Y. Ohuchi, T. Tsunekawa, H. Kudo, Y. Sudo, M. Kato, and T. Taguchi, “High-output power near-ultraviolet and violet light-emitting diodes fabricated on patterned sapphire substrates using metalorganic vapor phase epitaxy,” *Proc. SPIE*, **5187**, 243 (2004).
63. X.-H. Huang, J.-P. Liu, Y.-Y. Fan, J.-J. Kong, H. Yang, and H.-B. Wang, “Effect of patterned sapphire substrate shape on light output power of GaN-based LEDs,” *IEEE Photonics Technol. Lett.*, **23**, 944 (2011).